

PAT-NO: **JP411345767A**

DOCUMENT-IDENTIFIER: **JP 11345767 A**

TITLE: **SEMICONDUCTOR THIN FILM AND SEMICONDUCTOR DEVICE**

PUBN-DATE: **December 14, 1999**

INVENTOR-INFORMATION:

NAME	COUNTRY
YAMAZAKI, SHUNPEI	N/A
OTANI, HISASHI	N/A
mitsuki, TORU	N/A
MIYANAGA, SHOJI	N/A
OGATA, YASUSHI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
SEMICONDUCTOR ENERGY LAB CO LTD	N/A

APPL-NO: **JP10152308**

APPL-DATE: **May 16, 1998**

PRIORITY-DATA: **09212428 (July 23, 1997) , 10108552 (April 3, 1998)**

INT-CL (IPC): **H01L021/20, H01L029/786 , H01L021/336**

ABSTRACT:

PROBLEM TO BE SOLVED: **To realize a high-speed logic circuit configuration by making an orientation plane of a plurality of bar semiconductor thin films**

approximately [110] plane, specifying a concentration of carbon, nitrogen, and oxygen existing in the film, and making each bar contact at some rotation angle, in an absolute value within a predetermined rotation angle.

SOLUTION: A thermal film oxide 502 is formed through thermal oxidation treatment of a silicon substrate 501 in an atmosphere comprising gas halide.

An amorphous silicon film 503 is formed on the thermal film oxide 502 with its

final film thickness formed in 10 to 75 nm by a low pressure CVD method through

a predetermined film forming temperature, pressure, and a film forming gas.

The concentration of carbon and nitrogen, impurities impeding crystallization in

the amorphous silicon film 503, are respectively controlled to be suppressed to

less than 5×10^{17} atoms/cm³, a concentration of oxygen to 1×10^{18}

atoms/cm³, and an absolute value of rotation angle of each crystalized bar is

set to within 3°;

COPYRIGHT: (C)1999,JPO

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-345767

(43)公開日 平成11年(1999)12月14日

(51)Int.Cl.*

H01L 21/20

29/786

21/336

識別記号

F I

H01L 21/20

29/78

618G

618Z

627G

審査請求 未請求 請求項の数10 FD (全 26 頁)

(21)出願番号

特願平10-152308

(22)出願日

平成10年(1998)5月16日

(31)優先権主張番号 特願平9-212428

(32)優先日 平9(1997)7月23日

(33)優先権主張国 日本 (JP)

(31)優先権主張番号 特願平10-108552

(32)優先日 平10(1998)4月3日

(33)優先権主張国 日本 (JP)

(71)出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72)発明者 山崎 伸平

神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

(72)発明者 大谷 久

神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

(72)発明者 三津木 亨

神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

最終頁に続く

(54)【発明の名称】 半導体薄膜および半導体装置

(57)【要約】

【課題】 極めて結晶性に侵れた半導体薄膜及びそれを用いた高性能な半導体装置を提供する。

【解決手段】 非晶質半導体薄膜を触媒元素を利用して結晶化させた後、ハロゲン元素を含む雰囲気中で加熱処理を行い、前記触媒元素を除去する。こうして得られる結晶性半導体薄膜は概略 {110} 配向を示す。また、この半導体薄膜は個々の結晶粒の配向性がほぼ等しいため結晶粒界が実質的に存在せず、単結晶または実質的に単結晶と見なせる結晶性を有している。

1

【特許請求の範囲】

【請求項1】珪素を主成分とする複数の棒状または偏平棒状結晶の集合体からなる半導体薄膜であって、主たる配向面は概略{110}面であり、膜中に存在するC(炭素)及びN(窒素)の濃度が 5×10^{17} atoms/cm³以下、O(酸素)の濃度が 1×10^{18} atoms/cm³以下であり、前記複数の棒状または偏平棒状結晶は互いに回転角をもって接しており、且つ、当該回転角の絶対値が3°以内であることを特徴とする半導体薄膜。

【請求項2】請求項1において、前記半導体薄膜の電子線回折パターンには{110}配向による特定の規則性が観測され、当該電子線回折パターンの任意の回折スポットは概略円状であり、

前記回折スポットの短軸の長さ(a)と長軸の長さ(b)との比(a/b)が1/1(円形)~1/1.5であることを特徴とする半導体薄膜。

【請求項3】請求項1において、前記半導体薄膜の電子線回折パターンには{110}配向による特定の規則性が観測され、

当該電子線回折パターンの任意の回折スポットは、電子線照射エリアの中心点に対して同心円状の広がりを有し、

前記電子線照射エリアの中心点から前記回折スポットに対して引いた接線と、前記電子線照射エリアの中心点と前記回折スポットの中心点とを結ぶ線分と、がなす角は±1.5°以内であることを特徴とする半導体薄膜。

【請求項4】請求項1において、前記半導体薄膜の下地となる絶縁層は、四部と凸部との差の平均値が5nm以下であることを特徴とする半導体薄膜。

【請求項5】少なくともチャネル形成領域が、珪素を主成分とする複数の棒状または偏平棒状結晶の集合体からなる半導体薄膜で構成される半導体装置であって、

前記半導体薄膜は主たる配向面が概略{110}面であり、

当該半導体薄膜中に存在するC(炭素)及びN(窒素)の濃度が 5×10^{17} atoms/cm³以下、O(酸素)の濃度が 1×10^{18} atoms/cm³以下であり、

前記複数の棒状または偏平棒状結晶は互いに回転角をもって接しており、且つ、当該回転角の絶対値が3°以内であることを特徴とする半導体装置。

【請求項6】請求項5において、前記半導体薄膜の電子線回折パターンには{110}配向による特定の規則性が観測され、

当該電子線回折パターンの任意の回折スポットは概略円状であり、

前記回折スポットの短軸の長さ(a)と長軸の長さ(b)との比(a/b)が1/1(円形)~1/1.5であることを特徴とする半導体装置。

10

20

30

40

50

2

【請求項7】請求項5において、前記半導体薄膜の電子線回折パターンには{110}配向による特定の規則性が観測され、

当該電子線回折パターンの任意の回折スポットは、電子線照射エリアの中心点に対して同心円状の広がりを有し、

前記電子線照射エリアの中心点から前記回折スポットに対して引いた接線と、前記電子線照射エリアの中心点と前記回折スポットの中心点とを結ぶ線分と、がなす角は±1.5°以内であることを特徴とする半導体装置。

【請求項8】請求項5において、前記半導体薄膜の下地となる絶縁層は、四部と凸部との差の平均値が5nm以下であることを特徴とする半導体装置。

【請求項9】請求項5乃至請求項8に記載の半導体装置を集積化して構成されることを特徴とする半導体装置。

【請求項10】請求項9に記載の半導体装置を有するビデオカメラ、電子スチルカメラ、プロジェクター、ヘッドマウントディスプレイ、カーナビゲーション、パーソナルコンピュータ、携帯情報端末機器(モバイルコンピュータ、携帯電話、PHSを含む)から選ばれた一つであることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】本明細書で開示する発明は、絶縁表面を有する基板上に形成された半導体薄膜およびそれを活性層とする半導体装置に関する。特に、半導体薄膜として珪素(シリコン)を主成分とする材料を利用する場合の構成に関する。

【0002】また、薄膜トランジスタの如き半導体装置で構成された半導体回路および電気光学装置並びにそれらを搭載した電子機器の構成に関する。

【0003】なお、本明細書中では上記薄膜トランジスタ、半導体回路、電気光学装置および電子機器を全て「半導体装置」に範囲に含めて扱う。即ち、半導体特性を利用して機能しうる装置全てを半導体装置と呼ぶ。従って、上記特許請求の範囲に記載された半導体装置は、薄膜トランジスタ等の単体素子だけでなく、それを集積化した半導体回路や電気光学装置およびそれらを部品として搭載した電子機器をも包含する。

【0004】

【従来の技術】近年、絶縁表面を有する基板上に形成された半導体薄膜(厚さ数十~数百nm程度)を用いて薄膜トランジスタ(TFT)を構成する技術が注目されている。薄膜トランジスタは特に画像表示装置(例えば液晶表示装置)のスイッチング素子としての開発が急がれている。

【0005】例えば、液晶表示装置においてはマトリクス状に配列された画素領域を個々に制御する画素マトリクス回路、画素マトリクス回路を制御する駆動回路、さらに外部からのデータ信号を処理するロジック回路(演

算回路、メモリ回路、クロックジェネレータなど)等のあらゆる電気回路にTFTを応用する試みがなされている。

【0006】現状においては、活性層として非晶質珪素膜(アモルファスシリコン膜)を用いたTFTが実用化されているが、駆動回路やロジック回路などの様に、さらなる高速動作性能を求められる電気回路には、結晶性珪素膜(ポリシリコン膜等)を利用したTFTが必要とされる。

【0007】例えば、ガラス基板上に結晶性珪素膜を形成する方法としては、本出願人による特開平7-130652号公報、特開平8-78329号公報に記載された技術が公知である。これらの公報記載の技術は、非晶質珪素膜の結晶化を助長する触媒元素を利用することにより、500~600℃、4時間程度の加熱処理によって結晶性の優れた結晶性珪素膜を形成することを可能とするものである。

【0008】特に、特開平8-78329に記載された技術は上記技術を応用して基板面とほぼ平行な結晶成長を行わすものであり、発明者らは形成された結晶化領域を特に横成長領域(またはラテラル成長領域)と呼んでいる。

【0009】しかし、この様なTFTを用いて駆動回路を構成してもまだまだ要求される性能を完全に満たすには及ばない。特に、メガヘルツからギガヘルツにかけての極めて高速な動作を要求する高速ロジック回路を従来のTFTで構成することは不可能なのが現状である。

【0010】

【発明が解決しようとする課題】本発明者らは、これまで結晶粒界を有する結晶性珪素膜(ポリシリコン膜と呼ばれる)の結晶性を向上させるために様々な思考錯誤を繰り返してきた。セミアモルファス半導体(特開昭57-160121号公報等)やモノドメイン半導体(特開平8-139019号公報等)などが挙げられる。

【0011】上記公報に記載された半導体膜に共通の概念は、結晶粒界の実質的な無害化にある。即ち、結晶粒界を実質的になくし、キャリア(電子または正孔)の移動を円滑に行わせることが最大の課題であった。

【0012】しかしながら、上記公報に記載された半導体膜をもってしてもロジック回路が要求する高速動作を行うには不十分と言える。即ち、ロジック回路を内蔵したシステム・オン・パネルを実現するためには、従来にない全く新しい材料の開発が求められているのである。

【0013】本願発明は、その様な要求に答えるものであり、従来のTFTでは作製不可能であった様な高速ロジック回路を構成しうる極めて高性能な半導体装置を実現するための半導体薄膜を提供することを課題とする。また、その様な半導体薄膜を利用した半導体装置を提供することを課題とする。

【0014】

【課題を解決するための手段】本明細書で開示する発明の構成は、珪素を主成分とする複数の棒状または偏平棒

状結晶の集合体からなる半導体薄膜であって、主たる配向面は概略{110}面であり、膜中に存在するC(炭素)及びN(窒素)の濃度が $5\times 10^{17}\text{atoms}/\text{cm}^3$ 以下、O(酸素)の濃度が $1\times 10^{18}\text{atoms}/\text{cm}^3$ 以下であり、前記複数の棒状または偏平棒状結晶は互いに回転角をもつて接しており、且つ、当該回転角の絶対値が3°以内であることを特徴とする。

【0015】また、上記構成において、前記半導体薄膜の電子線回折パターンには{110}配向による特定の規則性が観測され、当該電子線回折パターンの任意の回折スポットは概略円状であり、前記回折スポットの短軸の長さ(a)と長軸の長さ(b)との比(a/b)が1/1(円形)~1/1.5であることを特徴とする。

【0016】また、上記構成において、前記半導体薄膜の電子線回折パターンには{110}配向による特定の規則性が観測され、当該電子線回折パターンの任意の回折スポットは、電子線照射エリアの中心点に対して同心円状の広がりを有し、前記電子線照射エリアの中心点から前記回折スポットに対して引いた接線と、前記電子線照射エリアの中心点と前記回折スポットの中心点とを結ぶ線分と、がなす角は±1.5°以内であることを特徴とする。

【0017】以上に示す構成でなる本願発明について、以下に示す実施例をもって詳細な説明を行うこととする。

【0018】

【実施例】【実施例1】本実施例では、本願発明である半導体薄膜およびそれを活性層とした半導体装置(具体的にはTFT)の作製工程について説明する。

【0019】まず、絶縁表面を有する基板としてシリコン基板501を準備する。シリコン基板501は水素熱処理を施して脱酸素化した基板を用いる。そして、シリコン基板501に対してハロゲン化物ガス(本実施例ではHCl)を含有する雰囲気での熱酸化処理を行い、熱酸化膜502を形成する。

【0020】この様にして形成された熱酸化膜502は極めて平坦性に優れているという特徴を有する。本実施例では熱酸化条件を最適化することで、凹部と凸部との差の平均値が5nm以下(代表的には3nm以下、好ましくは2nm以下)、或いは100個の凹凸を調べれば、100個全ての凹凸の差が10nm以下で、且つ、その内の90個の凹凸の差が5nm以下である様な熱酸化膜を得られる。

【0021】こうして図5(A)に示す様に極めて平坦な絶縁表面を有する基板が得られる。この優れた平坦性が本願発明の半導体薄膜を形成するにあたって重要な役割を果たす。

【0022】次に、非晶質珪素膜503を形成する。非晶質珪素膜503は最終的な膜厚(熱酸化後の膜減りを考慮した膜厚)が10~75nm(好ましくは15~45nm)とな

る様に調節する。本実施例では成膜を減圧熱CVD法で行い、下記条件に従って形成する。

成膜温度: 465 °C

成膜圧力: 0.5torr

成膜ガス: He (ヘリウム) 300sccm

Si₂H₆ (ジシラン) 250sccm

【0023】なお、成膜に際して膜中の不純物濃度の管理を徹底的に行うことが重要である。本実施例の場合、非晶質珪素膜503中では結晶化を阻害する不純物であるC (炭素) 及びN (窒素) の濃度はいずれも 5×10^{18} atoms/cm³ 未満 (代表的には 5×10^{17} atoms/cm³ 以下、好ましくは 2×10^{17} atoms/cm³ 以下) 、O (酸素) は 1.5×10^{19} atoms/cm³ 未満 (代表的には 1×10^{18} atoms/cm³ 以下、好ましくは 5×10^{17} atoms/cm³ 以下) となる様に管理する。なぜならば各不純物がこれ以上の濃度で存在すると、後の結晶化の際に悪影響を及ぼし、結晶化後の膜質を低下させる原因となるからである。

【0024】ここで本実施例の条件で作製した非晶質珪素膜中の不純物濃度を SIMS (質量二次イオン分析) で調べた結果を図13に示す。なお、試料はシリコンウェハー上に $0.5 \mu\text{m}$ の膜厚の非晶質珪素膜を成膜したものを用いた。その結果、図13に示す様にC、N、Oいずれの元素も上記濃度範囲内に収まることが確認された。ただし、本明細書中において膜中の元素濃度は、SIMSの測定結果における最小値で定義される。

【0025】上記構成を得るため、本実施例で用いる減圧熱CVD炉は定期的にドライクリーニングを行い、成膜室の清浄化を図っておくことが望ましい。ドライクリーニングは、200~400 °C程度に加熱した炉内に 100~300sccm のClF₃ (フッ化塩素) ガスを流し、熱分解によって生成したフッ素によって成膜室のクリーニングを行えば良い。

【0026】なお、本発明者らの知見によれば炉内温度300 °Cとし、ClF₃ (フッ化塩素) ガスの流量を300sccmとした場合、約 $2 \mu\text{m}$ 厚の付着物 (主に珪素を主成分する) を4時間で完全に除去することができる。

【0027】また、非晶質珪素膜503中の水素濃度も非常に重要なパラメータであり、水素含有量を低く抑えた方が結晶性の良い膜が得られる様である。そのため、非晶質珪素膜503の成膜は減圧熱CVD法であることが好ましい。なお、成膜条件を最適化することでプラズマCVD法を用いることも可能である。

【0028】次に、非晶質珪素膜503の結晶化工程を行なう。結晶化の手段としては本発明者による特開平7-130652号公報記載の技術を用いる。同公報の実施例1および実施例2のどちらの手段でも良いが、本願発明では実施例2に記載した技術内容 (特開平8-78329号公報に詳しい) を利用するのが好ましい。

【0029】特開平8-78329号公報記載の技術は、まず触媒元素の添加領域を選択するマスク絶縁膜504を形

成する。そして、非晶質珪素膜503の結晶化を助長する触媒元素としてニッケル (Ni) を含有した溶液をスピニコート法により塗布し、Ni含有層505を形成する。(図5(B))

【0030】なお、触媒元素としてはニッケル以外にも、コバルト (Co) 、鉄 (Fe) 、パラジウム (Pd) 、白金 (Pt) 、銅 (Cu) 、金 (Au) 、ゲルマニウム (Ge) 、鉛 (Pb) 、インジウム (In) 等を用いることができる。

【0031】また、上記触媒元素の添加工程はスピニコート法に限らず、レジストマスクを利用したイオン注入法またはプラズマドーピング法を用いることもできる。この場合、添加領域の占有面積の低減、横成長領域の成長距離の制御が容易となるので、微細化した回路を構成する際に有効な技術となる。

【0032】次に、触媒元素の添加工程が終了したら、450 °C 1時間程度の水素出しの後、不活性雰囲気、水素雰囲気または酸素雰囲気中において 500~700 °C (代表的には 550~650 °C) の温度で 4~24時間の加熱処理を加えて非晶質珪素膜503の結晶化を行う。本実施例では窒素雰囲気で 570 °C 14時間の加熱処理を行う。

【0033】この時、非晶質珪素膜503の結晶化はニッケルを添加した領域506で発生した核から優先的に進行し、基板501の基板面に対してほぼ平行に成長した結晶領域507が形成される。本発明者らはこの結晶領域507を横成長領域と呼んでいる。横成長領域は比較的揃った状態で個々の結晶が集合しているため、全体的な結晶性に優れるという利点がある。(図5(C))

【0034】結晶化のための加熱処理が終了したら、マスク絶縁膜504を除去してパターニングを行い、横成長領域507のみでなる島状半導体層 (活性層) 508を形成する。次に、珪素を含む絶縁膜でなるゲート絶縁膜509を形成する。ゲート絶縁膜509の膜厚は後の熱酸化工程による増加分も考慮して 20~250nm の範囲で調節すれば良い。また、成膜方法は公知の気相法 (プラズマCVD法、スパッタ法等) を用いれば良い。

【0035】次に、図5(D) に示す様に触媒元素 (ニッケル) を除去または低減するための加熱処理 (触媒元素のゲッタリングプロセス) を行なう。この加熱処理は処理雰囲気中にハロゲン元素を含ませ、ハロゲン元素による金属元素のゲッタリング効果を利用するものである。

【0036】なお、ハロゲン元素によるゲッタリング効果を十分に得るためには、上記加熱処理を 700 °C を超える温度で行なうことが好ましい。この温度以下では処理雰囲気中のハロゲン化合物の分解が困難となり、ゲッタリング効果が得られなくなる恐れがある。そのため加熱処理温度を好ましくは 800~1000 °C (代表的には 950 °C) とし、処理時間は 0.1~6hr、代表的には 0.5~1hr とする。

【0037】代表的な実施例としては酸素雰囲気中に対

して塩化水素 (HCl) を0.5～10体積% (本実施例では3体積%) の濃度で含有させた雰囲気中において、950°C、30分の加熱処理を行えば良い。HCl濃度を上記濃度以上とすると、活性層508の表面に膜厚程度の凹凸が生じてしまうため好ましくない。

【0038】また、ハロゲン元素を含む化合物としてはHClガス以外にもHF、NF₃、HBr、Cl₂、ClF₃、BCl₃、F₂、Br₂等のハロゲン元素を含む化合物から選ばれた一種または複数種のものを用いることが出来る。

【0039】この工程においては活性層508中のニッケルが塩素の作用によりゲッタリングされ、揮発性の塩化ニッケルとなって大気中へ離脱して除去される。そして、この工程により活性層508中のニッケルの濃度は $5 \times 10^{17} \text{ atoms/cm}^3$ 以下 (代表的には $2 \times 10^{17} \text{ atoms/cm}^3$ 以下) にまで低減される。なお、本発明者らの経験によれば、ニッケル濃度が $1 \times 10^{18} \text{ atoms/cm}^3$ 以下 (好ましくは $5 \times 10^{17} \text{ atoms/cm}^3$ 以下) であれば TFT特性に悪影響はでない。

【0040】また、上記ゲッタリング処理はニッケル以外の他の金属元素にも効果的である。珪素膜中に混入する金属元素としては、主に成膜チャンバーの構成元素 (代表的にはアルミニウム、鉄、クロム等) が考えられるが、上記ゲッタリング処理を行なえば、それら金属元素の濃度も $5 \times 10^{17} \text{ atoms/cm}^3$ 以下 (好ましくは $2 \times 10^{17} \text{ atoms/cm}^3$ 以下) にすることができる。

【0041】なお、上記ゲッタリング処理を行うと、活性層508中にはゲッタリング処理に使用したハロゲン元素が $1 \times 10^{15} \sim 1 \times 10^{20} \text{ atoms/cm}^3$ の濃度で残存する。

【0042】また、上記加熱処理により活性層508とゲート絶縁膜509の界面では熱酸化反応が進行し、熱酸化膜の分だけゲート絶縁膜509の膜厚は増加する。この様にして熱酸化膜を形成すると、非常に界面準位の少ない半導体/絶縁膜界面を得ることができる。また、活性層端部における熱酸化膜の形成不良 (エッジシニング) を防ぐ効果もある。

【0043】さらに、上記ハロゲン雰囲気における加熱処理を施した後に、窒素雰囲気中で950°C 1時間程度の加熱処理を行なうことで、ゲート絶縁膜509の膜質の向上を図ることも有効である。

【0044】なお、このハロゲン元素によるゲッタリング工程は、結晶化工程とゲート絶縁膜の成膜工程との間に行なうこともできる。

【0045】次に、図示しないアルミニウムを主成分とする金属膜を成膜し、バーニングによって後のゲート電極の原型510を形成する。本実施例では2wt%のスカンジウムを含有したアルミニウム膜を用いる。なお、これ以外にもタンタル膜、導電性を有する珪素膜等を用いることもできる。(図5(E))

【0046】ここで本発明者らによる特開平7-135318号公報記載の技術を利用する。同公報には、陽極酸化により形成した酸化膜を利用して自己整合的にソース/ドレイン領域と低濃度不純物領域とを形成する技術が開示されている。以下にその技術について簡単に説明する。

【0047】まず、アルミニウム膜のバーニングに使用したレジストマスク (図示せず) を残したまま3%シュウ酸水溶液中で陽極酸化処理を行い、多孔性の陽極酸化膜511を形成する。この膜厚が後に低濃度不純物領域の長さになるのでそれに合わせて膜厚を制御する。

【0048】次に、図示しないレジストマスクを除去した後、エチレングリコール溶液に3%の酒石酸を混合した電解溶液中で陽極酸化処理を行う。この処理では緻密な無孔性の陽極酸化膜512が形成される。膜厚は70～120 nmで良い。

【0049】そして、上述の2回に渡る陽極酸化処理の後に残ったアルミニウム膜513が実質的にゲート電極として機能する。(図6(A))

【0050】次にゲート電極513、多孔性の陽極酸化膜511をマスクとしてゲート絶縁膜509をドライエッチング法によりエッチングする。そして、多孔性の陽極酸化膜511を除去する。こうして形成されるゲート絶縁膜514の端部は多孔性の陽極酸化膜511の膜厚分だけ露出した状態となる。(図6(B))

【0051】次に、一導電性を付与する不純物元素の添加工程を行う。不純物元素としてはN型ならばP(リン)またはAs(砒素)、P型ならばB(ボロン)またはIn(インジウム)を用いれば良い。

【0052】この工程では、まず1回目の不純物添加を高加速電圧で行い、n⁻領域を形成する。この時、加速電圧が80keV程度と高いので不純物元素は露出した活性層表面だけでなく露出したゲート絶縁膜の端部の下にも添加される。さらに、2回目の不純物添加を低加速電圧で行い、n⁺領域を形成する。この時は加速電圧が10keV程度と低いのでゲート絶縁膜はマスクとして機能する。

【0053】以上の工程で形成された不純物領域は、n⁺領域がソース領域515、ドレイン領域516となり、n⁻領域が一对の低濃度不純物領域 (LDD領域とも呼ばれる) 517となる。また、ゲート電極直下の領域は不純物元素が添加されず、真性または実質的に真性なチャネル形成領域518となる。(図6(C))

【0054】以上の様にして活性層が完成したら、ファーネスアニール、レーザーアニール、ランプアニール等の組み合わせによって不純物元素の活性化を行う。それと同時に添加工程で受けた活性層の損傷も修復される。

【0055】次に、層間絶縁膜519を500 nmの厚さに形成する。層間絶縁膜519としては酸化珪素膜、窒化珪素膜、酸化窒化珪素膜、有機性樹脂膜、或いはそれらの積層膜を用いることができる。

【0056】次に、コンタクトホールを形成した後、ソース電極520、ドレイン電極521を形成する。最後に、基板全体を350℃の水素雰囲気で1～2時間加熱し、素子全体の水素化を行うことで膜中（特に活性層中）のダングリングボンド（不対結合）を終端する。以上の工程によって、図6（D）に示す様な構造のTFTを作製することができる。

【0057】なお、本願発明は活性層を構成する半導体薄膜に関する技術であるので、その他の構造および構成は何ら本願発明を限定するものではない。従って、本願発明は本実施例以外の構造および構成を有するTFTに対しても容易に適用することが可能である。

【0058】（活性層中に含まれる不純物に関する知見）本実施例の活性層（半導体薄膜）には結晶化を阻害する元素であるC（炭素）、N（窒素）及びO（酸素）が存在しない、或いは実質的に存在しない点に特徴がある。これは徹底的な不純物（汚染物）管理によってないうる構成である。

【0059】本実施例の場合、非晶質珪素膜の成膜にあたってC（炭素）、N（窒素）及びO（酸素）の混入を徹底的に避けるので、必然的に最終的な半導体膜中に存在するC（炭素）及びN（窒素）の濃度は少なくとも $5 \times 10^{18} \text{ atoms/cm}^3$ 未満（代表的には $5 \times 10^{17} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{17} \text{ atoms/cm}^3$ 以下）、O（酸素）の濃度は少なくとも $1.5 \times 10^{19} \text{ atoms/cm}^3$ 未満（代表的には $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $5 \times 10^{17} \text{ atoms/cm}^3$ 以下）となる。

【0060】なお、純粹に珪素だけからなる半導体膜では珪素の濃度が約 $5 \times 10^{22} \text{ atoms/cm}^3$ であるので、例えば $5 \times 10^{18} \text{ atoms/cm}^3$ の不純物元素は約0.01atomic%の濃度で存在することに相当する。

【0061】また、望ましくは最終的な半導体膜中に存在するC（炭素）、N（窒素）及びO（酸素）の濃度をSIMS分析における検出下限以下、さらに望ましくは完全に存在しない状態とすることが優れた結晶性を得るために必要である。

【0062】本発明者らがSIMSで分析した結果、C、N、Oの濃度がいずれも上記濃度範囲を満たす非晶質珪素膜を出発膜として用いた場合、完成したTFTの活性層中に含まれるC、N、Oの濃度も上記濃度範囲を満たすことが判明している。

【0063】（活性層の結晶構造に関する知見）上記作製工程に従って形成した活性層は、微視的に見れば複数の棒状（または偏平棒状）結晶が互いに概略平行に特定方向への規則性をもって並んだ結晶構造を有する。このことはTEM（透過型電子顕微鏡法）による観察で容易に確認することができる。

【0064】ここで、棒状または偏平棒状結晶同士の結晶粒界を800万倍に拡大したHR-TEM写真を図17に示す。なお、本明細書中において結晶粒界とは、棒状

または偏平棒状結晶が接した境界に形成される粒界を指すものと定義する。従って、例えば横成長領域がぶつかりあって形成される様なマクロな意味あいでの粒界とは区別して考える。

【0065】ところで前述のHR-TEM（高分解能透過型電子顕微鏡法）とは、試料に対して垂直に電子線を照射し、透過電子や弹性散乱電子の干渉を利用して原子・分子配列を評価する手法である。

【0066】HR-TEMでは結晶格子の配列状態を格子縞として観察することが可能である。従って、結晶粒界を観察することで、結晶粒界における原子同士の結合状態を推測することができる。なお、格子縞は白と黒の縞模様となって現れるが、コントラストの相違であって原子の位置を示すものではない。

【0067】図17（A）は本願発明で得られる結晶性珪素膜の代表的なTEM写真であり、異なる二つの結晶粒が写真左上から右下にかけて見られる結晶粒界で接した状態が観察されている。この時、二つの結晶粒は結晶軸に多少のずれが含まれているものの概略{110}配向であった。

【0068】なお、後述するが複数の結晶粒を調べた結果、殆ど全てが概略{110}配向であることをX線回折や電子線回折によって確認している。なお、多数観察した中には(011)面や(200)面などもあるはずだが、それら等価な面はまとめて{110}面と表すことにする。

【0069】ところで、図17（A）に図示した様に、面内には{111}面、{100}面に対応する格子縞が観察されている。なお、{111}面に対応する格子縞とは、その格子縞に沿って結晶粒を切断した場合に断面に{111}面が現れる様な格子縞を指している。格子縞がどの様な面に対応するかは、簡易的に格子縞と格子縞の間隔から確認できる。

【0070】なお、図17（A）において格子縞の見え方に差が見られるのは、結晶粒の微妙な傾きの違いによるものである。即ち、片方の結晶粒の結晶面に垂直に電子線が照射される様に設定すると、他方の結晶粒は僅かに斜めから電子線が照射される状態になるため、格子縞の見え方が変わるのである。

【0071】ここで{111}面に対応する格子縞に注目する。図17（A）において粒界を挟んで上側の結晶粒の{111}面に対応する格子縞は、下側の結晶粒の{111}面に対応する格子縞と約70°（正確には70.5°）の角度をなして交わっている。

【0072】この様な結晶構造（正確には結晶粒界の構造）は、結晶粒界において異なる二つの結晶粒が極めて整合性よく接合していることを示している。即ち、結晶粒界において結晶格子が連続的に連なり、結晶欠陥等に起因するトラップ準位を非常に作りにくい構成となって50 いる。換言すれば、結晶粒界において結晶格子に連続性

11

があるとも言える。

【0073】なお、参考までに従来の高温ポリシリコン膜のHR-TEM写真を図17(B)に示す。図17(B)の場合、後述するが結晶面に規則性がなく、{110}面が主体となる配向ではなかった。ただし、ここでは図17(A)と比較するために{111}面に対応する格子縞が現れる様な結晶粒を観察した。

【0074】図17(B)を詳細に観察して見ると、図中において矢印で示す様に、結晶粒界では格子縞が途切れた部分が多数確認できる。この様な部分では未結合手(結晶欠陥と呼べる)が存在することになる、トラップ準位としてキャリアの移動を阻害する可能性が高い。

【0075】ただし、確かに本願発明の結晶性珪素膜にも図17(B)に示した様な未結合手は存在する。これは本願発明の結晶性珪素膜が多結晶である以上しかたのないことである。しかしながら、本願発明の結晶性珪素膜を広範囲に渡って詳細にTEM観察した結果、その様な未結合手はごく僅かであることが判明している。

【0076】本出願人が調べた限りでは、全体の90%以上(典型的には95%以上)の結晶粒界に結晶格子の連続性が見られ、図17(B)に示した様な未結合手は*

{220} 配向存在比=1(一定)

10

12

*殆ど見つけることができなかつた。この事からも本願発明の結晶性珪素膜は従来の高温ポリシリコンとは明らかに異なる半導体膜であると言えよう。

【0077】次に、本願発明の半導体薄膜を電子線回折によって調べた結果を図1(A)に示す。また、リフレンスとして従来の高温ポリシリコン膜の電子線回折パターンを図1(B)に示す。なお、図1(A)、(B)において電子線の照射エリアの径はそれぞれ4.25μm、1.35μmである。本実施例では複数箇所を測定したうちの代表的な写真を示す。

【0078】図1(A)の場合、{110}入射に対応する回折スポット(回折斑点)が比較的きれいに現れており、電子線の照射エリア内では殆ど全ての結晶粒が{110}配向していることが確認できる。

【0079】なお、本出願人は特開平7-321339号公報に記載した手法に従ってX線回折を行い、本願発明の半導体薄膜について配向比率を算出した。同公報では下記数1に示す様な算出方法で配向比率を定義している。

【0080】

【数1】

$$\{111\} \text{ 配向存在比} = \frac{\text{試料の } \{111\} \text{ の } \{220\} \text{ に対する相対強度}}{\text{粉末の } \{111\} \text{ の } \{220\} \text{ に対する相対強度}}$$

$$\{311\} \text{ 配向存在比} = \frac{\text{試料の } \{311\} \text{ の } \{220\} \text{ に対する相対強度}}{\text{粉末の } \{311\} \text{ の } \{220\} \text{ に対する相対強度}}$$

{220} 配向比率=

$$\frac{\{220\} \text{ 配向存在比}}{\{220\} \text{ 配向存在比} + \{111\} \text{ 配向存在比} + \{311\} \text{ 配向存在比}}$$

【0081】本願発明の半導体薄膜の配向性をX線回折で調べた結果、X線回折パターンには(220)面に相当するピークが現れた。勿論、(220)は{110}と等価であることは言うまでもない。この測定の結果、{110}面が主たる配向面であり、配向比率は0.7以上(典型的には0.9以上)であることが判明した。

【0082】一方、図1(B)に示す従来の高温ポリシリコン膜の場合、回折スポットには明瞭な規則性が見られず、ほぼランダムに配向している、換言すれば{110}面以外の面方位の結晶粒が不規則に混在することが判明した。

40※【0083】なお、各回折スポットは同心円上の広がりを僅かにもつてゐるが、これは結晶軸を中心にある程度の回転角の分布をもつたためと予想される。この事について以下に説明する。

【0084】図1(A)に示した電子線回折パターンの一部を模式的に図2(A)に示す。図2(A)において、201で示される複数の輝点は{110}入射に対応する回折スポットである。複数の回折スポット201は照射エリアの中心点202を中心にして同心円状に分布している。

※50 【0085】ここで、点線で囲まれた領域203を拡大

13

したものを図2(B)に示す。図2(B)に示す様に、図1(A)に示す電子線回折パターンを詳細に観察すると、照射エリアの中心点202に対して回折スポット201が約±1.5°の広がり(ゆらぎ)を持っていることが判る。

【0086】即ち、電子線照射エリアの中心点202から回折スポット201に対して引いた接線204と、電子線照射エリアの中心点202と回折スポットの中心点205とを結ぶ線分と、がなす角(回転角の1/2に相当する)は1.5°以下となることを意味している。この時、接線は2本引けるので、回折スポット201の広がりは結局±1.5°以内の範囲に収まることになる。

【0087】この傾向は図1(A)に示した電子線回折パターンの全域で見受けられ、全体としては±2.5°以内(典型的には±1.5°以内、好ましくは±0.5°以内)に収まっている。前述の「各回折スポットは同心円上の広がりを僅かにもっている」という言葉はこの事を指している。

【0088】また、半導体薄膜の下地を限りなく平坦にすることで、回折スポット201の短軸の長さ(a)と長軸の長さ(b)との比(a/b)を1/1(円形を意味する)~1/1.5としうる。これは、回折スポットが円形または実質的に円形になることを意味している。

【0089】回折スポットが円形になるためには複数の結晶粒間に存在する回転角を非常に小さくしなければならない。単結晶の電子線回折パターンでは回折スポットが完全に円形になることを考えれば、回折スポットが円形になるという事は本願発明の半導体薄膜が限りなく単結晶に近づくことに他ならない。

【0090】また、図3(A)は面方位が{110}である場合の結晶軸と、結晶面内に含まれる軸の関係を表している。この様に、結晶面が{110}配向であれば結晶軸は<110>軸であり、その結晶面内には<111>軸、<100>軸などが含まれる。

【0091】また、以前に本発明者らがHR-TEMを利用して上記棒状結晶の成長方向を調べた結果、概略<111>軸方向に向かって成長することが確かめられている(特開平7-321339号公報参照)。従って、本願発明の半導体薄膜の一部を拡大すると図3(B)の様になっていると考えられる。

【0092】図3(B)において、301~303はそれぞれ異なる棒状結晶であり、個々の結晶粒の結晶軸は概略<110>軸である。また、結晶成長は平均的には概略<111>軸方向に向かって進行するので、棒状結晶の延在する方向と<111>軸方向とはほぼ一致する。なお、点線で示されるのは結晶粒界である。

【0093】この時、任意の結晶粒301の面内に含まれる<111>軸304を基準軸とすると、近傍に存在する他の棒状結晶302、303の面内に含まれる<111>軸305、306は、基準軸304に一致する

10

か、若しくはそれぞれ僅かづつずれて基準軸304に対してある程度の角度を持つ様になる。本明細書中ではこの角度を回転角と呼んでいる。

【0094】なお、前述の回折スポットの広がりが±2.5°以内(典型的には±1.5°以内、好ましくは±0.5°以内)に収まっているという事は、換言すれば回転角の絶対値が5°以内(典型的には3°以内、好ましくは1°以内)に収まっているという事と同義である。

【0095】この関係を判りやすく図3(C)にまとめると、本願発明の半導体薄膜では軸305が基準軸304となす角(α)および軸306が基準軸304となす角(β)が回転角である。そして、この回転角が少なくとも5°以内に収まっているのである。

【0096】そして、図3(B)の様に微妙な回転角を有する個々の結晶粒はそれぞれ異なる回折スポットとして電子線回折パターン上に現れる。例えば、結晶粒302、303の回折スポットは、結晶粒301の回折スポットから回転角α、β分だけ同心円上にずれて現れる。

【0097】即ち、電子線の照射エリア内に複数の結晶粒が存在すれば、同心円上に複数の結晶粒に対応する回折スポットが連続的に並ぶことになり、回折スポットは見かけ上、楕円に近い形状を示す様になる。これが図1(A)の電子線回折パターンに回折スポットの広がりが見られた理由である。

【0098】なお、本実施例では<111>等の様に表記しているが、その中には[111]や[1-11]など等価な複数の軸が含まれる(マイナス記号は反転を意味する)。即ち、等価な軸全てに対応して回折スポットが現れ、その結果として図1(A)の様な電子線回折パターンを形成しているので、結晶粒が回転角分だけ回転すれば電子線回折パターンも全体的に回転角分だけ回転する。そのため、全ての回折スポットが同心円上に広がりを持つ。

【0099】以上の様に、本願発明の半導体薄膜を電子線回折で調べた結果として図1(A)の様な回折パターンが得られたのは、電子線の照射エリア内に複数の棒状結晶が存在し、それぞれが僅かに異なる回転角を有するためと解釈できる。また、その回折スポットの広がり具合から、回転角の絶対値は5°以内(典型的には3°以内、好ましくは1°以内)と考えられる。

【0100】これは、本願発明の半導体薄膜を構成する全結晶粒のうち、最も大きな回転角を有する二つの結晶粒においても、任意の基準軸のずれが少なくとも5°以内に収まっていることを意味している。

【0101】ここで、一般的に行われている結晶粒界の分類に乗っ取り、本願発明の半導体薄膜における各種結晶粒界の存在度について説明する。次に示す表は、本願発明の半導体薄膜に関するデータを考慮したものである。

50 【0102】

【表1】

粒界の種類	特徴	本願発明の半導体薄膜	備考
低角粒界 (概ね15度以内 の回転角)	小傾角粒界 (小) ねじれ粒界	粒界面に含まれる 方位についてわずか に回転 粒界面に垂直な 方位についてわ ずかに回転	なし又は実質的になし
			これらの粒界はないか或いは 極めて数が少なければ 単結晶又は実質的に単結晶 と捉えられる
特殊な高角粒界	双晶粒界	ある共通方位に ついて180度回転	多い(特に ± 3)
	その他の 対応粒界	互いに粒界を超えて 共通な格子点が一定 の割合で存在する	少ない
ランダムな高角粒界	有意な方位関係なし	なし又は実質的になし	この種の粒界が存在する 場合にも単結晶と捉える ことはできない

【0103】なお、表1に示した形態の結晶粒界は電子線回折、HR-TEM、断面TEM等を駆使することで識別が可能であり、さらにはより詳細な情報を得ることができる。なお、本明細書で取り扱う回転角の値は、上記手法を組み合わせて様々な角度から結晶粒界を解析することで測定している。

【0104】前述の結晶軸まわりの回転は「粒界面に含まれる方位についての回転」であるので小傾角粒界に含まれる。この様な結晶粒界を形成する場合、模式的には図4(A)に示す様な関係で二つの結晶粒は接している。この場合、二つの結晶粒の接する面が粒界面である。しかしながら、本願発明の半導体薄膜では結晶軸まわりの回転角が $\pm 2.5^\circ$ 以内と極めて小さいので図4

* (A)の様な粒界は殆ど存在しないと見なすことができる。。

40 【0105】また、小傾角粒界には図4(B)に示す様な場合もある。図4(B)の形態の場合、回転軸となる軸が図4(A)とは異なっている。しかし、粒界面に含まれる軸を中心にして二つの結晶粒がある回転角を有する関係にある点は図4(A)と同様である。本願発明の半導体薄膜では、この場合の回転角も $\pm 2.5^\circ$ 以内(典型的には $\pm 1.5^\circ$ 以内、好ましくは 0.5° 以内)であるので、この様な結晶粒界も殆ど存在しないと見なすことができる。

【0106】また、図4(A)、(B)に示した小傾角粒界とは区別されるが、同じ低角粒界の分類にねじれ粒

17

界と呼ばれる形態がある。これは図4 (C) に示す様に、粒界面に垂直な方位について回転した場合に相当する。

【0107】この場合も、二つの結晶粒がある回転角を有する関係にある点は小傾角粒界と同様であり、本願発明の半導体薄膜では回転角が±2.5°以内（典型的には±1.5°以内、好ましくは0.5°以内）に収まっている。即ち、ねじれ粒界も殆ど存在しないと見なすことができる。

【0108】以上の様に、本願発明の半導体薄膜には一般的に低角粒界と呼ばれる電気的に活性な結晶粒界がない又は実質的ないと考えられる。なお、「電気的に活性」とはキャリアにとってトラップとして機能しうることを意味している。

【0109】また、「実質的ない」とは、例えば μ m平方の範囲に含まれる結晶粒界を調べた時に、該当する粒界（例えば低角粒界等）が、観察されても1つや2つである様な場合を指す。

【0110】また、特殊な高角粒界では双晶粒界とその他の対応粒界とがあるが、本願発明の半導体薄膜の殆どがこの双晶粒界であることが確認されている。この対応粒界は例え存在しても電気的に不活性（キャリアのトラップとして機能しない）であることが判っている。

【0111】特に、本願発明の半導体薄膜はΣ3の対応粒界（{111}双晶粒界）が全体の90%以上（典型的には95%以上）を占めており、極めて整合性の良い結晶粒界が形成されていることが広い範囲において証明されている。

【0112】なお、Σ値は対応粒界の整合性の程度を示す指針となるパラメータであり、Σ値が小さいほど整合性の良い結晶粒界であることが知られている。Σ値の定義については「材料評価のための高分解能電子顕微鏡法：進藤大輔、平賀賢二著、pp.54～60、共立出版株式会社、1996」に詳しい。

【0113】二つの結晶粒の間に形成された結晶粒界において、両方の結晶の面方位が{110}である場合、{111}面に対応する格子縫がなす角をθとすると、θ=70.5°の時にΣ3の対応粒界となることが知られている。

【0114】従って、図1 (A) のTEM写真に示された結晶粒界では、隣接する結晶粒の各格子縫が70.5°の角度で連続しており、この結晶粒界は{111}双晶粒界であると容易に推察することができる。

【0115】なお、θ=38.9°の時にはΣ9の対応粒界となるが、この様な他の対応粒界も若干ながら存在した。

【0116】この様な対応粒界は、同一面方位の結晶粒間にしか形成されない。即ち、本願発明の半導体薄膜は面方位が概略{110}で揃っているからこそ、広範囲に渡ってこの様な対応粒界を形成しうるのである。この

10

18

特徴は、面方位が不規則な他のポリシリコン膜ではあり得ることではない。

【0117】また、ランダムな高角粒界とは有意な方位関係を持たずに不規則な方位の結晶粒が並んだだけの半導体薄膜に見られる粒界であり、従来の高温ポリシリコンなどの様な半導体薄膜に多く見られる。本願発明の半導体薄膜では、当然、高角粒界は殆ど存在しない。

【0118】表1に示した低角粒界、ランダムな高角粒界の双方がない又は極めてその数が少ないと見なせる。即ち、その様な結晶構造を有する半導体薄膜は実質的に結晶粒界のない単結晶又は実質的な単結晶と見なすことができる。

【0119】以上の様に、本願発明の半導体薄膜は、薄膜を構成する個々の結晶粒（棒状結晶）が互いに完全に一致する方位関係にあるか、ある程度の回転角を有した関係にある。そして、その回転角は±2.5°以内という非常に小さなものであり、実質的に活性な結晶粒界を形成しないと見なして良いレベルである。

20

【0120】本発明者らは、この様な半導体薄膜が得られた理由として、下地の平坦性を重要視している。本発明者らの経験では、下地に凹凸があるとそれが結晶成長の際に大きく影響する。即ち、下地の凹凸等によって結晶粒にひずみ等が発生し、結晶軸のずれなどを引き起こすことになる。

30

【0121】本願発明の半導体薄膜は、本実施例に示した様な方法で形成された非常に平坦性の高い下地膜上に形成されている。従って、結晶成長を阻害する要因を極力排除した状態で成長させることができため、非常に高い結晶性を維持したまま結晶粒同士が接合する。その結果として、前述の様に実質的に単結晶と見なせる結晶性を有する半導体薄膜が得られたものと考えられる。

40

【0122】なお、本発明の半導体薄膜を形成するにあたって結晶化温度以上の温度でのアニール工程（本実施例の場合、図5 (D) に示す工程）は、結晶粒内の欠陥低減に関して重要な役割を果たしている。その事について説明する。

40

【0123】図14 (A) は図5 (C) に示した結晶化工程までを終了した時点での結晶シリコン膜を25万倍に拡大したTEM写真であり、結晶粒内（黒い部分と白い部分はコントラストの差に起因して現れる）に矢印で示される様なジグザグ状に見える欠陥が確認される。

50

【0124】この様な欠陥は主としてシリコン結晶格子面の原子の積み重ね順序が食い違っている積層欠陥であるが、転位などの場合もある。図14 (A) は{111}面に平行な欠陥面を有する積層欠陥と思われる。その事は、ジグザグ状に見える欠陥が約70°の角をなしで折れ曲がっていることから推測できる。

50

【0125】一方、図14 (B) に示す様に、同倍率で見た本発明の結晶シリコン膜は、結晶粒内には殆ど積層欠陥や転位などに起因する欠陥が見られず、非常に結晶

性が高いことが確認できる。この傾向は膜面全体について言えることであり、欠陥数をゼロにすることは現状では困難であるが、実質的にゼロと見なせる程度にまで低減することができる。

【0126】即ち、図14 (B) に示す結晶シリコン膜は結晶粒内の欠陥が殆ど無視しうる程度にまで低減され、且つ、結晶粒界が高い連続性によってキャリア移動の障壁になりえないため、単結晶または実質的に単結晶と見なせる。

【0127】この様に、図14 (A) と (B) の写真に示した結晶シリコン膜は結晶粒界はほぼ同等の連続性を有しているが、結晶粒内の欠陥数には大きな差がある。本発明の結晶シリコン膜が図14 (A) に示した結晶シリコン膜よりも遙に高い電気特性を示す理由はこの欠陥数の差によるところが大きい。

【0128】本出願人は、図5 (D) の工程によって起こる現象について次の様なモデルを考えている。まず、図14 (A) に示す状態では結晶粒内の欠陥（主として積層欠陥）には触媒元素（代表的にはニッケル）が偏析している。即ち、Si-Ni-Siといった形の結合が多数存在していると考えられる。

【0129】しかしながら、触媒元素のゲッタリングプロセスを行うことで欠陥に存在するNiが除去されると、Si-Ni 結合は切れる。そのため、シリコンの余った結合手はすぐにSi-Si 結合を形成して安定する。こうして欠陥が消滅する。

【0130】勿論、高い温度での熱アニールによって結晶シリコン膜中の欠陥が消滅することは知られているが、本発明ではニッケルとの結合が切れて未結合手が多く発生するためシリコンの再結合がさらにスムーズに行われると推測できる。

【0131】また、同時に結晶シリコン膜が熱酸化される際に発生する余剰シリコン原子が欠陥へと移動し、Si-Si 結合の生成に大きく寄与していると考えられる。この概念はいわゆる高温ポリシリコン膜の結晶粒内に欠陥が少ない理由として知られている。

【0132】また、本出願人は結晶化温度を超える温度（代表的には 700~1100°C）で加熱処理を行うことで結晶シリコン膜とその下地との間が固着し、密着性が高まるところで欠陥が消滅するというモデルを考えている。

【0133】結晶シリコン膜と下地膜となる酸化珪素膜とでは、熱膨張係数に10倍近くの差がある。従って、非品質シリコン膜から結晶シリコン膜に変成した段階（図14 (A)）では、結晶シリコン膜が冷却される時に非常に大きな応力が結晶シリコン膜にかかる。

【0134】この事について、図15を用いて説明する。図15 (A) は結晶化工程後の結晶シリコン膜にかかる熱履歴を示している。まず、温度 (t_1) で結晶化された結晶シリコン膜は冷却期間 (a) を経て室温まで冷やされる。

【0135】ここで図15 (B) に示すのは冷却期間 (a) にある時の結晶シリコン膜であり、30は石英基板、31は結晶シリコン膜である。この時、結晶シリコン膜31と石英基板30との界面32における密着性はあまり高くなく、それが原因となって多数の粒内欠陥を発生していると考えられる。

【0136】即ち、熱膨張係数の差によって引っ張られた結晶シリコン膜31は石英基板30上で非常に動きやすく、引っ張り応力などの力によって積層欠陥や転位などの欠陥33を容易に生じてしまうと考えられる。

【0137】こうして得られた結晶シリコン膜が図14 (A) に示した様な状態となるのである。そしてその後、図15 (A) に示す様に温度 (t_2) で触媒元素のゲッタリング工程が施され、その結果、結晶シリコン膜中の欠陥が前述の理由によって消滅する。

【0138】ここで重要なことは触媒元素のゲッタリング工程が行われると同時に結晶シリコン膜石英基板に固着され、石英基板との密着性が高まる点である。即ち、このゲッタリング工程は結晶シリコン膜と石英基板（下地）との固着工程を兼ねていると考えられる。

【0139】こうしてゲッタリング+固着工程を終了すると冷却期間 (b) を経て室温まで冷やされる。ここで結晶化工程の後の冷却期間 (a) と異なる点は、石英基板30とアニール後の結晶シリコン膜34との界面35が非常に密着性の高い状態となっている点である。（図15 (C)）

【0140】この様に密着性が高いと石英基板30に対して結晶シリコン膜34が完全に固着されるので、結晶シリコン膜の冷却段階において結晶シリコン膜に応力が加わっても欠陥を発生するには至らない。即ち、再び欠陥が発生する様なことを防ぐことができる。

【0141】なお、図15 (A) では結晶化工程後に室温まで下げるプロセスを例にとっているが、結晶化が終了したらそのまま温度を上げてゲッタリング+固着工程を行うこともできる。その様なプロセスを経ても本発明の結晶シリコン膜を得ることは可能である。

【0142】こうして得られた本発明の結晶シリコン膜（図14 (B)）は、単に結晶化を行っただけの結晶シリコン膜（図14 (A)）に較べて格段に結晶粒内の欠陥数が少ないという特徴を有している。

【0143】この欠陥数の差は電子スピン共鳴分析（Electron Spin Resonance : ESR）によってスピン密度の差となって現れる。現状では本発明の結晶シリコン膜のスピン密度は少なくとも $5 \times 10^{17} \text{ spins/cm}^3$ 以下（好ましくは $3 \times 10^{17} \text{ spins/cm}^3$ 以下）であることが判明している。ただし、この測定値は現存する測定装置の検出限界に近いので、実際のスピン密度はさらに低いと予想される。

【0144】以上の様な結晶構造を有する本発明の結晶シリコン膜を、本出願人は連続粒界結晶シリコン（Cont

21

inuous Grain Silicon: CGS) と呼んでいる。

【0145】(対応粒界に関する知見) 先に説明した様な対応粒界は、同一面方位の結晶粒間にしか形成されない。即ち、本願発明の半導体薄膜は面方位が概略(110)で揃っているからこそ、広範囲に渡ってこの様な対応粒界を形成しうるのである。この特徴は、面方位が不規則な他のポリシリコン膜ではあり得ることではない。

【0146】ここで、本願発明の半導体薄膜を1万5千倍に拡大したTEM写真(暗視野像)を図18(A)に示す。白く見える領域と黒く見える領域とが存在するが、同色に見える部分は配向性が同一であることを示している。

【0147】図18(A)で特筆すべきはこれだけ広範囲の暗視野像において、白く見える領域がかなりの割合で連続的にまとまっている点である。これは配向性の同じ結晶粒がある程度の方向性をもって存在し、隣接する結晶粒同士で殆ど同一の配向性を有していることを意味している。

【0148】他方、従来の高温ポリシリコン膜を1万5千倍に拡大したTEM写真(暗視野像)を図18(B)に示す。従来の高温ポリシリコン膜では同一面方位の部分はばらばらに点在するのみであり、図18(A)に示す様な方向性のあるまとまりは確認できない。これは隣接する結晶粒同士の配向性が全く不規則であるためと考えられる。

【0149】また、後述する実施例4の技術でニッケルのゲッタリング処理を行った本願発明の半導体薄膜を明視野で観察した場合のTEM写真を図19に示す。また、図19中においてPoint 1を30万倍に拡大した写真を図20(A)に、200万倍に拡大した写真を図20(B)に示す。なお、図20(A)内において四角で囲まれた領域が図20(B)に相当する。また、Point 1における電子線回折パターン(スポット径1.7μm)を図20(C)に示す。

【0150】さらに、Point 1と全く同条件でPoint 2とPoint 3を観察した。Point 2の観察結果を図21(A)、図21(B)、図21(C)に、Point 3の観察結果を図22(A)、図22(B)、図22(C)に示す。

【0151】これらの観察結果から、任意の結晶粒において結晶格子に連続性が保たれており、平面状粒界が形成されていることが判る。なお、本出願人はここに示した測定点以外にも多数の領域に渡って観察と測定を繰り返し、TFTを作製するのに十分な広い領域において、結晶粒界における結晶格子の連続性が確保されていることを確認している。

【0152】【実施例2】実施例1では平坦性に優れた下地を得るために、シリコン基板をハロゲン化物(例えばHC1)を含む雰囲気中で熱酸化する例を示した。本実施例では他の基板を利用する例を示す。

22

【0153】本実施例では、まず安価な低級グレードの石英基板を用意する。次に、その石英基板をCMP(化学機械研磨)等の手法により理想状態(凹凸部の差の平均値が5nm以内、代表的には3nm以内、好ましくは2nm以内)にまで研磨する。

【0154】この様に、安価な石英基板であっても研磨によって優れた平坦性を有する絶縁性基板として利用することができる。石英基板を用いると非常に下地が緻密となるので下地/半導体薄膜界面の安定度が高い。ま

た、基板からの汚染の影響も殆どないので非常に利用価値が高い。

【0155】【実施例3】実施例1では半導体膜として珪素膜を用いる例を示したが、Si_xGe_{1-x}(0<x<1、好ましくは0.05≤x≤0.95)で示される様にゲルマニウムを1~10%含有した珪素膜を用いることも有効である。

【0156】この様な化合物半導体膜を用いた場合、N型TFTおよびP型TFTを作製した際にしきい値電圧を小さくできる。また、電界効果移動度(モビリティと呼ばれる)を大きくすることができる。

【0157】【実施例4】実施例1では珪素の結晶化を助長する触媒元素をゲッタリングする工程においてハロゲン元素を用いる例を示した。本願発明では、触媒元素のゲッタリング工程にリン元素を用いることも可能である。

【0158】リン元素を用いる場合、活性層となる領域以外の領域にリンを添加し、400~1050°C(好ましくは600~750°C)の温度で、1min~20hr(典型的には30min~3hr)の加熱処理を行えば良い。この加熱処理によりリンを添加した領域に触媒元素がゲッタリングされるので、活性層中の触媒元素の濃度は5×10¹⁷atoms/cm³以下にまで低減される。

【0159】こうしてゲッタリング工程を終えたら、リンを添加した領域以外の領域を利用して活性層を形成する。後は、実施例1の工程に従えば実施例1と同じ特徴を有する半導体装置が得られる。

【0160】勿論、ゲート絶縁膜となる熱酸化膜を形成する際にハロゲン元素を含む雰囲気中で加熱処理を行えば、本実施例のリン元素によるゲッタリング効果とハロゲン元素によるゲッタリング効果との相乗効果が得られる。

【0161】【実施例5】本実施例では実施例1に示した半導体装置を利用して反射型液晶パネルを構成する場合の例を示す。図7に示すのはアクティブマトリクス型液晶パネルの断面図であり、ドライバー回路やロジック回路を構成する領域にはCMOS回路を、画素マトリクス回路を構成する領域には画素TFTを示している。

【0162】CMOS回路はNチャネル型TFTとPチャネル型TFTとを相補的に組み合わせて作製する。CMOS回路を構成する個々のTFTの構成および作製方

法は実施例1で説明したので省略する。

【0163】また、画素TFTはドライバ回路等を構成するTFTにさらに工夫を加える必要がある。図7において701は塗化珪素膜であり、CMOS回路のパッセーション膜を兼ねると同時に、補助容量を構成する絶縁体として機能する。

【0164】塗化珪素膜701上にはチタン膜702が形成され、チタン膜702とドレイン電極703との間で補助容量が形成される。この時、絶縁体は比誘電率の高い塗化珪素膜であるので、容量を大きくすることができる。また、反射型では開口率を考慮する必要がないので、図7の様な構造としても問題がない。

【0165】次に、704は有機性樹脂膜でなる層間絶縁膜であり、本実施例ではポリイミドを用いている。この層間絶縁膜704は膜厚を2μm程度と厚くして十分な平坦性を確保しておくことが好ましい。こうすることで、優れた平坦性を持つ画素電極705を形成することができる。

【0166】画素電極705はアルミニウムまたはアルミニウムを主成分とする材料で構成する。なるべく反射率の高い材料を用いる方が良い。また、優れた平坦性を確保しておくことで画素電極表面での乱反射損失を低減することができる。

【0167】画素電極705の上には配向膜706を形成する。配向膜706はラビングによって配向力を持たせる。以上がTFT側基板（アクティブマトリクス基板）の構成に関する説明である。

【0168】一方、対向基板側は、透過性基板707上に透明導電膜708、配向膜709を形成して構成される。これ以外にも必要に応じてブラックマスクやカラーフィルターを設けることもできる。

【0169】そして、スペーサ散布、シール材印刷を行った後、液晶層710を封入して図7に示す様な構造の反射型液晶パネルが完成する。液晶層710は液晶の動作モード（ECBモード、ゲストホストモード等）によって自由に選定することができる。

【0170】また、図7に示した様な反射型液晶パネルを構成するアクティブマトリクス基板の外観を図8に簡略化して示す。図8において、801は実施例1の工程に従って熱酸化膜を設けたシリコン基板、802は画素マトリクス回路、803はソースドライバ回路、804はゲイドドライバ回路、805はロジック回路である。

【0171】ロジック回路805は広義的にはTFTで構成される論理回路全てを含むが、ここでは従来から画素マトリクス回路、ドライバ回路と呼ばれている回路と区別するため、それ以外の信号処理回路（メモリ、D/Aコンバータ、クロックジェネレータ等）を指す。

【0172】また、こうして形成された液晶パネルには外部端子としてFPC（Flexible Print Circuit）端子

が取り付けられる。一般的に液晶モジュールと呼ばれるのはFPCを取り付けた状態の液晶パネルである。

【0173】【実施例6】本実施例では実施例1に示した半導体装置を利用して透過型液晶パネルを構成する例を図9に示す。ただし、基本的な構造は実施例4に示した反射型液晶パネルと同じであるので、構成の異なる点を特に説明する。

【0174】図9に示す透過型液晶パネルの場合、ブラックマスク901の構成が反射型液晶パネルと大きく異なる。即ち、透過型では開口率を稼ぐ必要があるのでTFT部および配線部以外は極力ブラックマスク901が重ならない様な構成とすることが重要である。

【0175】そのため、本実施例ではTFT部の上にドレイン電極902が重なる様に形成しておき、その上でブラックマスク901との間に補助容量を形成する。この様に、広い面積を占めやすい補助容量をTFTの上に形成することで開口率を広くすることが可能である。

【0176】また、903は画素電極となる透明導電膜である。透明導電膜903としてはITOが最も多用されるが、他の材料（酸化スズ系など）を用いても良い。

【0177】本実施例の画素構造において画素TFTの部分に注目した上面図を図23（A）に示す。図23（A）において、51は活性層、52はソース線、53はゲイト線、54はドレイン電極、55はブラックマスク、56はドレイン電極54と画素電極57とを接続するためのコンタクトホールである。

【0178】本実施例の特徴は、画素TFTの上方においてドレイン電極54とブラックマスク55との間に補助容量を形成する点にある。

【0179】また、図23（A）をA-A'で示される破線で切断した時に見られる断面構造を図23（B）に示す。なお、図23（A）と図23（B）には共通の符号を用いている。さらに、図23（B）に相当する断面を実際に撮影したTEM写真を図24に示す。

【0180】この様に、ゲイト線53と重なる様な配置でドレイン電極54が形成され、誘電体58を挟んで対向するブラックマスク55との間に補助容量が形成されている。なお、本実施例ではドレイン電極54としてチタン膜をアルミニウム膜で挟んだ三層構造を採用している。

【0181】本実施例の場合、ドレイン電極54を形成した後で塗化珪素膜/酸化珪素膜/アクリル膜の三層構造でなる層間絶縁膜を形成し、その上にブラックマスク55を形成する。

【0182】この時、ブラックマスク55の形成前に、後に補助容量となる領域のアクリル膜のみを除去して開口部を形成しておく。すると、開口部の底には酸化珪素膜と塗化珪素膜しか残らず、この二層構造でなる絶縁層が補助容量の誘電体58として機能するのである。

【0183】【実施例7】本実施例は、ゲイト電極とし

て導電性を有する珪素膜を用いた、いわゆるシリコンゲイトTFTに適用した場合の例である。基本的な構成は実施例1で作製したTFTとほぼ同様であるので、相違点のみに着目して説明する。

【0184】図10において、11はNチャネル型TFTのゲート電極、12はPチャネル型TFTのゲート電極、13は画素TFTのゲート電極である。ゲート電極11～13はリンまたは砒素を添加したN型ポリシリコン膜、或いはボロンまたはインジウムを添加したP型ポリシリコンを用いる。

【0185】また、CMOS回路ではNチャネル型TFTにN型ポリシリコンゲイトを用い、Pチャネル型TFTにP型ポリシリコンゲイトを用いたデュアルゲート型CMOS回路を構成しても良い。

【0186】この様にゲート電極として珪素膜を用いる利点としては、耐熱性が高いこと、珪素膜であるので扱いが容易であることなどが挙げられる。また、金属膜との反応を利用してサリサイド構造（ポリサイド構造も含む）をとることができる。

【0187】そのためには、ゲート電極11～13を形成した後にサイドウォール14～16を形成する。そして、チタン、タンクステン等の金属膜（図示せず）を成膜し、加熱処理を行って金属シリサイド17～19を形成する。金属シリサイド17～19はソース／ドレイン領域およびゲート電極の一部に形成される。

【0188】この様にサイドウォール等を用いて自己整合的に金属シリサイドを形成する構造をサリサイド構造と呼ぶ。この様な構造とすると取り出し電極（ソース／ドレイン電極等）とのオーミック接触が良好なものとなるので有効である。

【0189】【実施例8】本実施例では非晶質珪素膜の結晶化に際して触媒元素としてゲルマニウムを用いる場合について図16を用いて説明する。まず、基板41として石英基板を用意する。必要に応じて酸化珪素膜等の絶縁膜を下地として設けても良い。

【0190】次に、非晶質珪素（アモルファスシリコン）膜42を形成する。非晶質珪素膜の成膜は減圧熱CVD法で行い、成膜ガスとしてはジシラン（ Si_2H_6 ）を用いる。また、本実施例では非晶質珪素膜の膜厚を75nmとする。

【0191】次に、非晶質珪素膜42の結晶化工程を行う。本実施例では非晶質珪素膜の結晶化に際して、結晶化を助長する触媒元素としてゲルマニウムを用いる。本実施例の場合、まず成膜した非晶質珪素膜42上にアズマCVD法によりゲルマニウム膜43を形成する。

【0192】成膜ガスとしては、ゲルマン（ GeH_4 ）ガスを水素又はヘリウムで5～10倍に希釈したものを用いる。そして、100～300℃の成膜温度で、20～50mbar/cm²で放電して1～50nm（代表的には10～20nm）の膜厚のゲルマニウム膜を成膜することができる。

【0193】また、ゲルマニウム膜43の成膜方法は減圧熱CVD法で行うことも可能である。ゲルマンは非常に分解しやすいガスであるので、450℃程度の低温で容易に分解してゲルマニウム膜を形成することができる。

【0194】こうして図16（A）の状態が得られる。次に、450～650℃（好ましくは500～550℃）の加熱処理を行い、非晶質珪素膜42を結晶化させる。600℃を上限としたのは、これを超えると自然核発生が増加してしまい、ゲルマニウムを核とした結晶と混在して結晶性が乱れるからである。（図16（B））

【0195】なお、この結晶化工程はファーネスアーニール、ランプアーニール、レーザーアーニールのいずれの手段を用いても良い。本実施例では形成された膜の均質性を重視してファーネスアーニールを用いる。

【0196】こうして得られた結晶性珪素膜（結晶シリコン膜またはポリシリコン膜）44は500℃程度の低温で形成されたにも拘わらず、優れた結晶性を有している。

【0197】次に、結晶性珪素膜44上に残存するゲルマニウム膜を硫酸過水溶液（ $H_2SO_4 : H_2O_2 = 1 : 1$ ）で除去した後、結晶シリコン膜44に対して少なくとも前述の結晶化の際の温度よりも高い温度（代表的には800～1050℃）での熱処理工程を行う。本実施例ではこの熱処理工程を酸化性雰囲気で行う。（図16（C））

【0198】なお、本実施例の様にシリコンの結晶化を助長する触媒元素としてゲルマニウムを用いる場合、特にゲルマニウムをゲッタリングして除去する必要はない。ゲルマニウムはシリコンと同族の半導体であり、互いに相性が良いのでシリコンの半導体特性に悪影響を与えないと考えられる。

【0199】この熱処理工程によって高い結晶性を有する結晶性珪素膜45が形成される。また、結晶性珪素膜45上には熱処理工程によって熱酸化膜46が形成される。この熱酸化膜46はTFT作製時にそのままゲート絶縁膜として利用することも可能である。

【0200】なお、ゲルマニウム膜を残したまま熱処理を行うこともできるが、その場合は高い濃度で膜中にゲルマニウムが存在した状態となる。いずれにしてもこの熱処理工程を終えた結晶性珪素膜45中には拡散によって $1 \times 10^{14} \sim 5 \times 10^{19} atoms/cm^3$ （代表的には $1 \times 10^{15} \sim 1 \times 10^{16} atoms/cm^3$ ）の濃度でゲルマニウムが存在する。

【0201】そのため、本実施例で得られた結晶性珪素膜45の表面近傍はシリコン原子とゲルマニウム原子が置換された結合を多く含み、 Si_xGe_{1-x} （0<x<1）で表されるシリコンゲルマニウム半導体に近い半導体薄膜になるとされる。

【0202】この時、本実施例の作製工程では結晶性珪素膜上における酸化シリコンの異常成長が全く起こらないという利点がある。即ち、本実施例のプロセスで形成

された結晶シリコン膜45は、酸化性雰囲気中に触れた状態で熱酸化されても酸化シリコンの異常成長が発生しない。

【0203】本出願人によれば、結晶化の触媒としてニッケルを用いた場合、その後の熱処理条件によっては酸化シリコンの異常成長を生じることが確認されている。これは結晶シリコン膜中に存在するニッケルシリサイドが集中的に酸化されることに起因する。本実施例ではその様な異常成長が起こらないのである。

【0204】また、さらに図16(C)に示した熱処理工程によって結晶シリコン膜44の内部に存在していた粒内欠陥をほぼ完全に除去することができる。結晶化を終えた状態、即ち図16(B)に示した状態の結晶シリコン膜44は、結晶粒内に多くの欠陥(積層欠陥や転位欠陥など)を含んでいる。ところが、図16(C)の工程後に得られた結晶シリコン膜45は、結晶粒内に殆ど欠陥を含まない。

【0205】本出願人は、このことについてほぼ実施例1で説明したモデルと同様のことが起こっているのであろうと推測している。ただし、触媒元素にニッケルを用いていないので、欠陥が消滅するのはもっぱら熱酸化によって生じた余剰シリコン原子の影響によるところが大きいと思われる。

【0206】以上の様に、本実施例の工程を採用することで、結晶性珪素膜の異常酸化が防止されるため結晶性珪素膜の熱処理に際して工程を煩雑にすることがない。また、結晶性珪素膜中の粒内欠陥が除去され、非常に結晶性の高い結晶性珪素膜を得ることができる。

【0207】なお、結晶化温度以上の温度とは、代表的には800~1050°C(好ましくは850~900°C)の温度であり、その様な高い温度で熱処理を行う点に特徴がある。この工程では熱酸化機構が粒内欠陥の低減に大きく寄与すると思われるので、熱酸化が起こりやすい条件であることが望ましい。

【0208】従って、スループットを考えると熱処理の下限温度は800°Cが好ましく、上限は基板(本実施例では石英)の耐熱性を考慮して1050°Cが好ましい。ただし、ゲルマニウムの融点が930~940°Cであるので、より好ましくは900°Cを上限とすると良い。

【0209】また、熱処理雰囲気は酸化性雰囲気であることが好ましいが、不活性雰囲気であっても構わない。酸化性雰囲気とする場合、ドライ酸素(O₂)雰囲気、ウェット酸素(O₂+H₂)雰囲気、ハロゲン元素を含む雰囲気(O₂+HCl等)のいずれかとすれば良い。

【0210】特に、ハロゲンを含む雰囲気で熱処理を行うと、ハロゲン元素のゲッタリング効果により結晶性珪素膜の格子間に存在する余分なゲルマニウムが揮発性のGeCl₄の形で除去される。そのため、格子歪みの少ない結晶性珪素膜を得るために有効な手段である。

【0211】なお、本実施例は他のどの実施例とも組み

合わせることができる。

【0212】〔実施例9〕本願発明のTFTは実質的に単結晶と見なせる半導体薄膜を活性層として利用しているため、単結晶シリコンを用いたMOSFETに匹敵する電気特性を示す。本発明者らが試作したTFTからは次に示す様なデータが得られている。

【0213】(1) TFTのスイッチング性能(オン/オフ動作の切り替えの俊敏性)の指標となるサブスレッショルド係数が、Nチャネル型TFTおよびPチャネル型TFTともに60~100mV/decade(代表的には60~85mV/decade)と小さい。

(2) TFTの動作速度の指標となる電界効果移動度(μ_{FE})が、Nチャネル型TFTで200~650cm²/Vs(代表的には250~300cm²/Vs)、Pチャネル型TFTで100~300cm²/Vs(代表的には150~200cm²/Vs)と大きい。

(3) TFTの駆動電圧の指標となるしきい値電圧(V_{th})が、Nチャネル型TFTで-0.5~1.5V、Pチャネル型TFTで-1.5~0.5Vと小さい。

【0214】以上の様に、本発明で得られるTFTは極めて優れたスイッチング特性および高速動作特性を有している。そのため、これまでMOSFETで構成されてきたLSIなどの集積化回路をTFTで構成することが可能となる。

【0215】さらには、薄膜を用いるTFTの利点を生かして三次元構造の半導体装置(半導体回路)を構成することも可能となる。

【0216】図11に示す半導体回路は、本願発明のTFTを用いた三次元構造の半導体回路の一例を示している。図11(A)は下側にTFT層、上側にイメージセンサを積層した三次元回路である。また、図11(B)は上層及び下層にTFT層を配置した三次元回路である。

【0217】図11(A)において、21は光電変換層であり非晶質珪素膜等を用いることができる。その上には上部電極(透明導電膜)22が設けられ、光を受光して電気信号に変換する受光部を構成している。

【0218】なお、TFTの作製行程は実施例1で既に説明したので省略する。また、三次元回路を構成するための積層技術は、公知の手段を用いれば良い。ただし、上側のTFT層を形成する場合、下層のTFTの耐熱性を考慮する必要がある。

【0219】例えば、下層を本願発明のTFTで構成し、上層を従来の低温形成のTFTとする構成でも良い。また、下層のTFTを耐熱性の高い材料で形成しておき、上層に本願発明のTFTを形成する様な構造としても良い。

【0220】また、上層となるイメージセンサは受光部だけ構成した下層のTFTで上層の受光部を制御する構成としても良い。

【0221】次に、図11(B)において、下層はシリコンゲート構造を用いたTFT層であり、上層はシリコンゲート構造または他の金属膜（アルミニウムを主成分とする膜等）をゲート電極として用いた構造のTFT層である。なお、図11(B)もTFT構造の説明は省略する。

【0222】この様な構造においても、上層のTFTを形成する際に下層のTFTの耐熱性を十分の考慮した上で作製することが必要である。

【0223】また、図11(A)、(B)のどちらも、下層のTFTを形成した後に厚めに層間絶縁膜23、24を形成し、それをCMP（化学機械研磨）等で研磨して平坦化した後に上層のTFTを形成することが望ましい。

【0224】以上の様に、本願発明のTFTを用いて三次元構造の半導体回路を構成することで、非常に機能性に富んだ半導体回路を構成することが可能である。なお、本明細書において、半導体回路とは半導体特性を利用して電気信号の制御、変換を行う電気回路という意味で用いている。

【0225】また、本願発明のTFTを用いてLCDドライバ回路や携帯機器用の高周波回路（MMIC：マイクロウェイブ・モジュール・IC）などを構成することもできる。即ち、本願発明のTFTを用いることで従来のICチップやLSIチップをTFTで作製することが可能である。

【0226】【実施例10】本願発明は液晶表示装置以外にも、アクティブマトリクス型のEL（エレクトロルミネッセンス）表示装置やEC（エレクトロクロミクス）表示装置等の他の電気光学装置を作製することも可能である。また、イメージセンサやCCDを作製することも可能である。

【0227】なお、電気光学装置とは電気信号を光学的信号に変換する装置またはその逆を行う装置という意味で用いている。

【0228】【実施例11】本実施例では、本発明を利用した電気光学装置を利用する電子機器（応用製品）の一例を図12に示す。なお、電子機器とは半導体回路および/または電気光学装置を搭載した製品のことを意味している。

【0229】本願発明を適用しうる電子機器としてはビデオカメラ、電子スチルカメラ、プロジェクター、ヘッドマウントディスプレイ、カーナビゲーション、パソコン用コンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話、PHS（パーソナルハンディフォンシステム）等）などが挙げられる。

【0230】図12(A)は携帯電話であり、本体2001、音声出力部2002、音声入力部2003、表示装置2004、操作スイッチ2005、アンテナ2006で構成される。本願発明は音声出力部2002、音声

出力部2003、表示装置2004等に適用することができる。

【0231】図12(B)はビデオカメラであり、本体2101、表示装置2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106で構成される。本願発明は表示装置2102、音声入力部2103、受像部2106等に適用することができる。

【0232】図12(C)はモバイルコンピュータ（モービルコンピュータ）であり、本体2201、カメラ部2202、受像部2203、操作スイッチ2204、表示装置2205で構成される。本願発明はカメラ部2202、受像部2203、表示装置2205等に適用できる。

【0233】図12(D)はヘッドマウントディスプレイであり、本体2301、表示装置2302、バンド部2303で構成される。本発明は表示装置2302に適用することができる。

【0234】図12(E)はリア型プロジェクターであり、本体2401、光源2402、表示装置2403、偏光ビームスプリッタ2404、リフレクター2405、2406、スクリーン2407で構成される。本発明は表示装置2403に適用することができる。

【0235】図12(F)はフロント型プロジェクターであり、本体2501、光源2502、表示装置2503、光学系2504、スクリーン2505で構成される。本発明は表示装置2503に適用することができる。

【0236】以上の様に、本願発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することができる。また、電気光学装置や半導体回路を必要とする製品であれば全てに適用できる。

【0237】

【発明の効果】本明細書で開示する発明によれば、実質的に単結晶と見なせる結晶性を有する半導体薄膜を形成することができる。そして、その様な半導体薄膜を利用して單結晶上に作製したMOSFETに匹敵する、或いは凌駕しうる高い性能を有したTFTを実現することができる。

【0238】以上の様なTFTを用いて構成される半導体回路や電気光学装置およびそれらを搭載した電子機器は、極めて高い性能を有し、機能性、携帯性、信頼性の面で非常に優れた製品となる。

【図面の簡単な説明】

【図1】 半導体薄膜の電子回折パターンを示す写真。

【図2】 電子線回折パターンを模式的に表した図。

【図3】 半導体薄膜の方位関係を説明するための図。

【図4】 結晶粒界の形態を示す図。

31

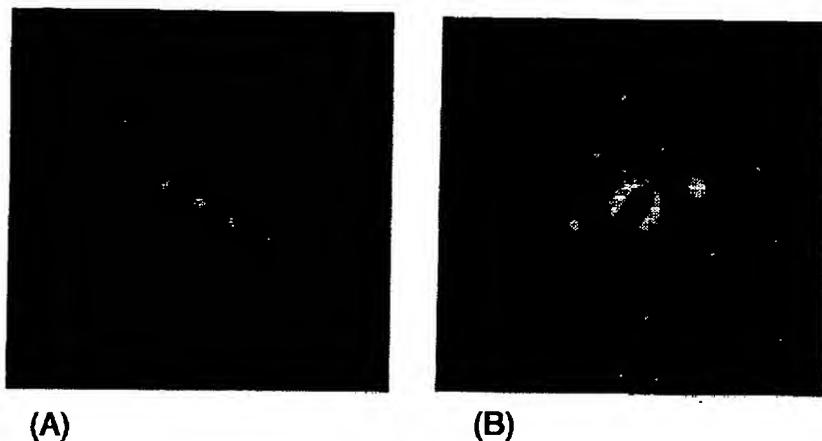
【図5】 半導体装置の作製工程を示す図。
 【図6】 半導体装置の作製工程を示す図。
 【図7】 電気光学装置の断面を示す図。
 【図8】 アクティブマトリクス基板の外観を示す図。
 【図9】 アクティブマトリクス基板の断面を示す図。
 【図10】 アクティブマトリクス基板の断面を示す図。
 【図11】 半導体回路の一例を示す図。
 【図12】 電子機器の一例を示す図。
 【図13】 S I M S 測定結果を示す図。
 【図14】 結晶シリコン膜の結晶粒を示すT E M 写真。

10

【図15】 欠陥の生成および消滅に関するモデルを説明するための図。
 【図16】 半導体装置の作製工程を示す図。
 【図17】 半導体薄膜の結晶粒を示すT E M 写真。
 【図18】 半導体薄膜の暗視野像を示すT E M 写真。
 【図19】 半導体薄膜の明視野像を示すT E M 写真。
 【図20】 半導体薄膜の結晶粒界の様子を示すT E M 写真。
 【図21】 半導体薄膜の結晶粒界の様子を示すT E M 写真。
 【図22】 半導体薄膜の結晶粒界の様子を示すT E M 写真。
 【図23】 画素T F T の上面及び断面構造を示す図。
 【図24】 画素T F T の断面構造を示すT E M 写真。

【図1】

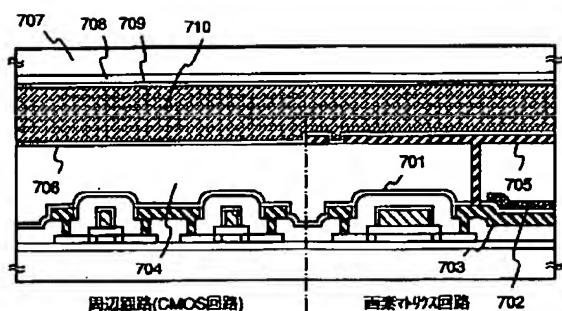
図面代用写真



(A)

(B)

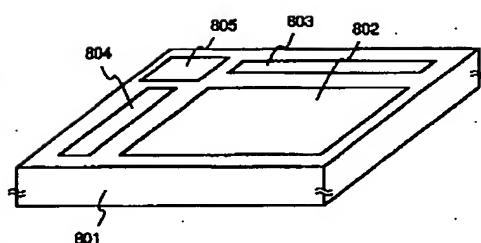
【図7】



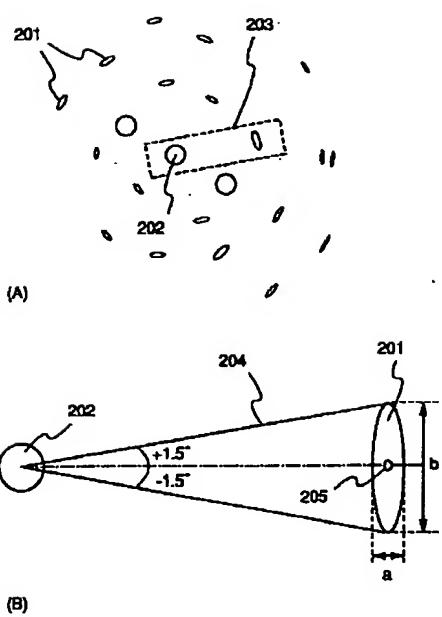
周辺回路(CMOS回路)

アクティブマトリクス回路

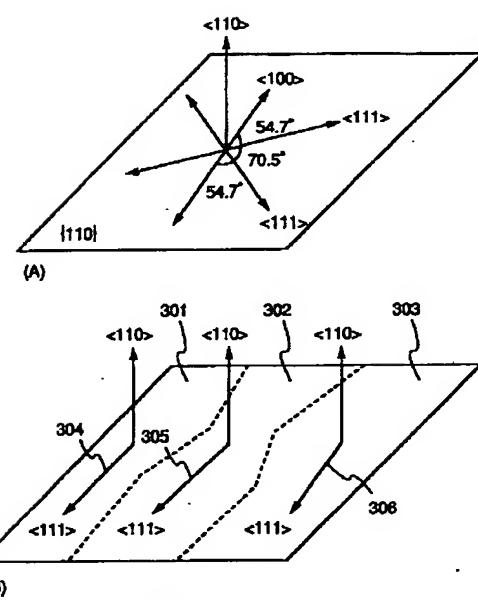
【図8】



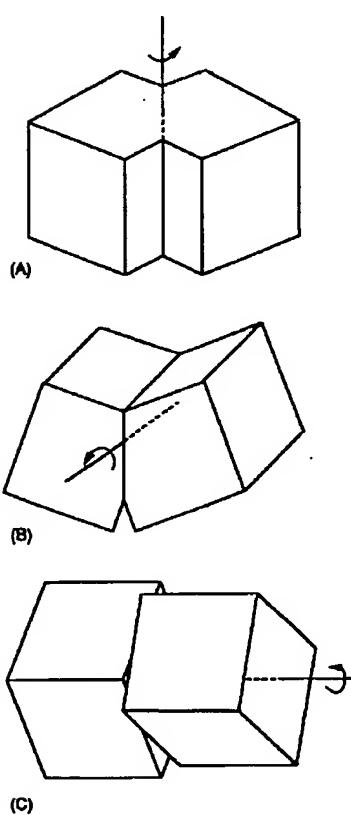
【図2】



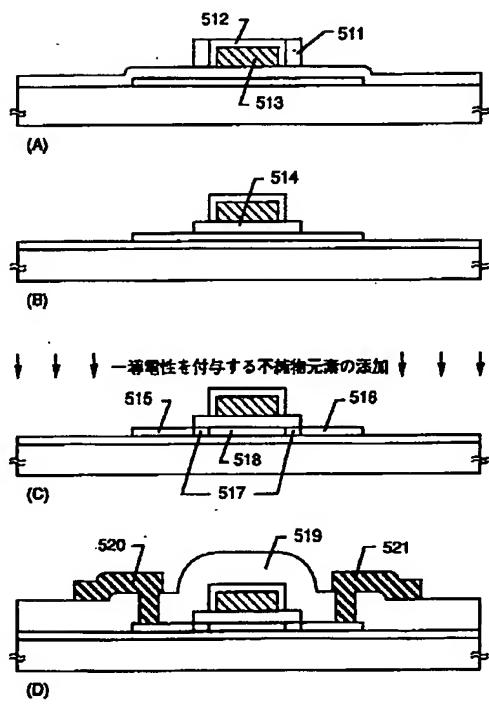
【図3】



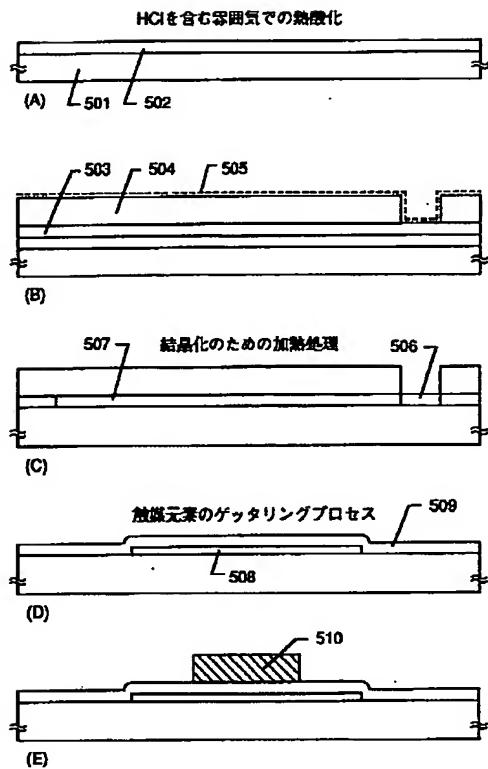
【図4】



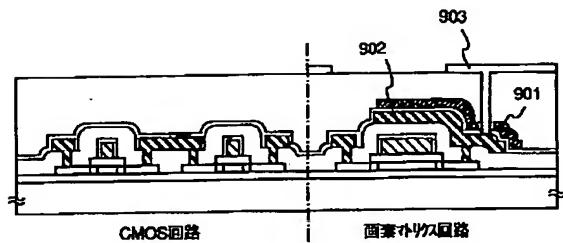
【図6】



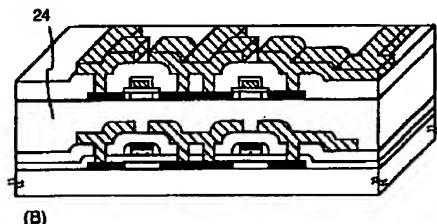
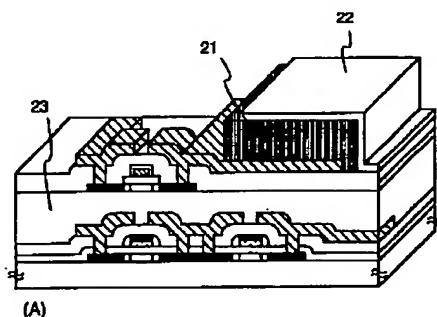
【図5】



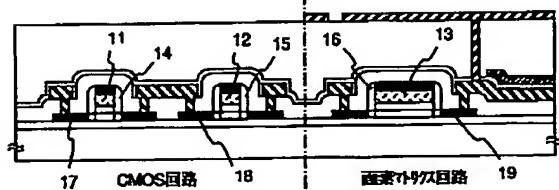
【図9】



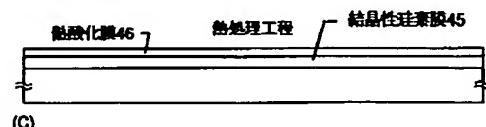
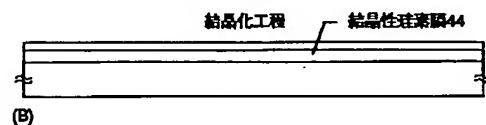
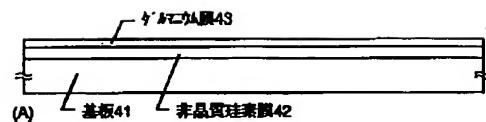
【図11】



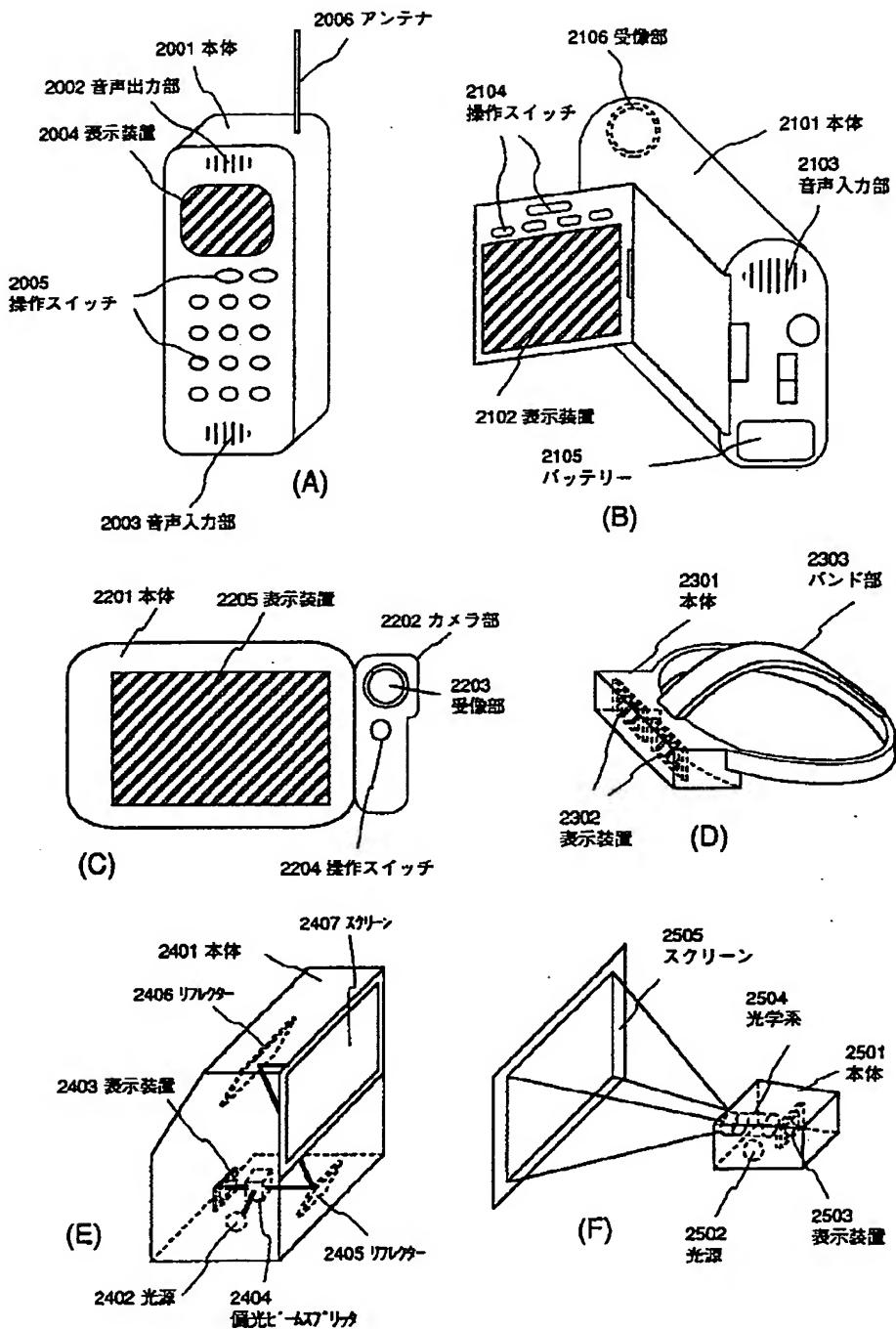
【図10】



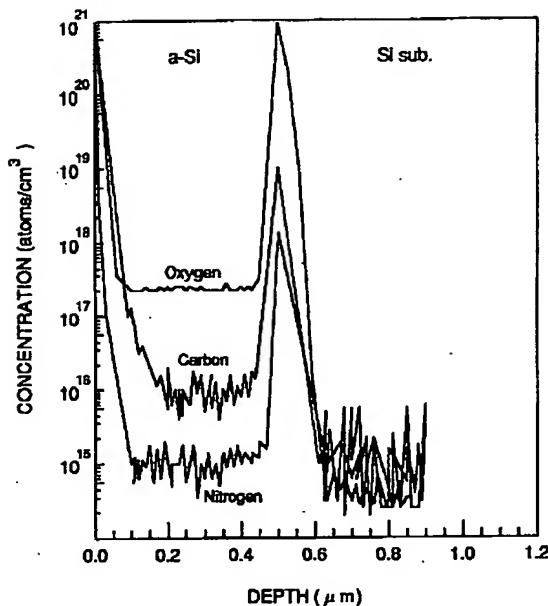
【図16】



【図12】

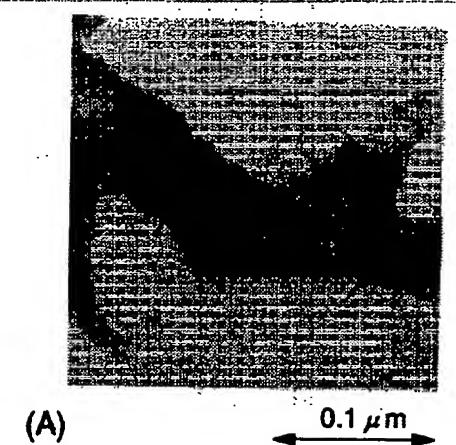


【図13】

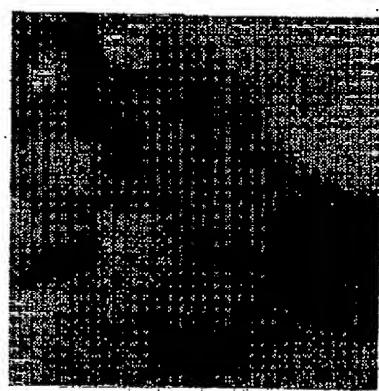


【図14】

図面代用写真

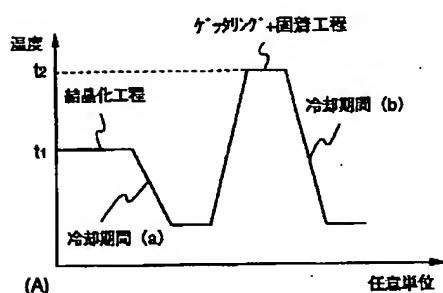


(A)

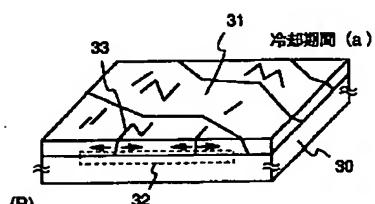


(B)

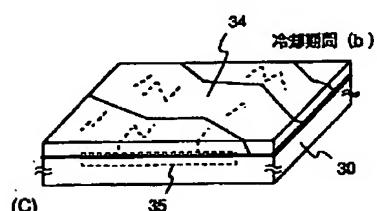
【図15】



(A)



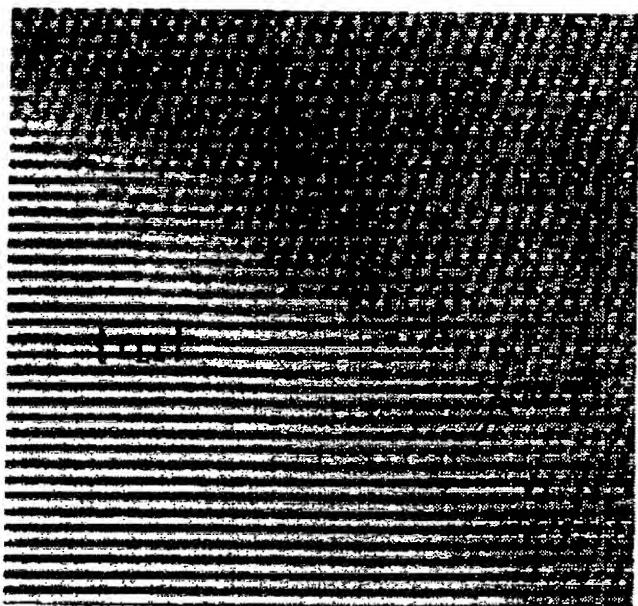
(B)



(C)

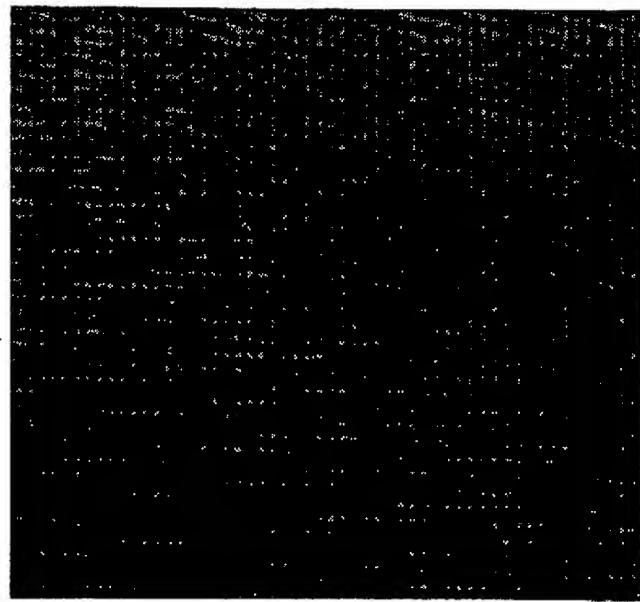
【図17】

図面代用写真



(A)

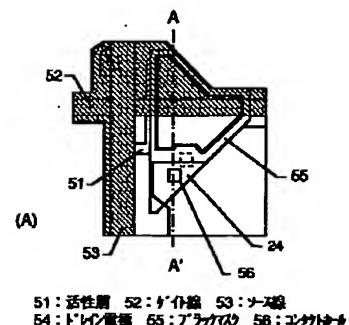
5nm



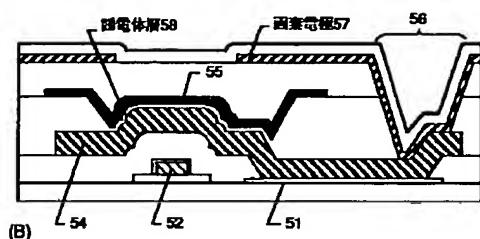
(B)

5nm

【図23】



51:活性層 52:ゲート絶縁層 53:ソース電極
54:ドレイン電極 55:ゲート電極 56:エミッション層

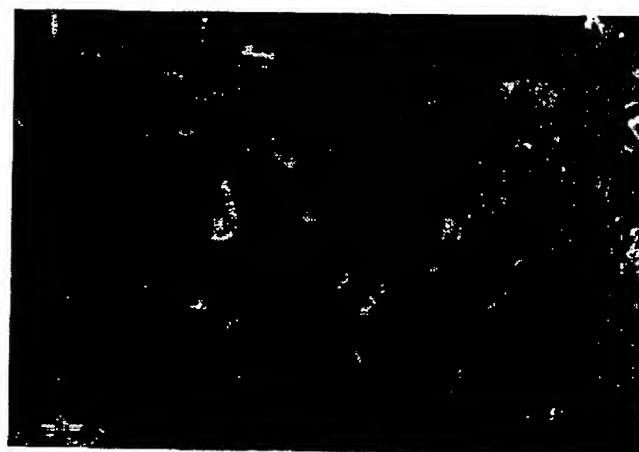


【図18】

図面代用写真



(A)

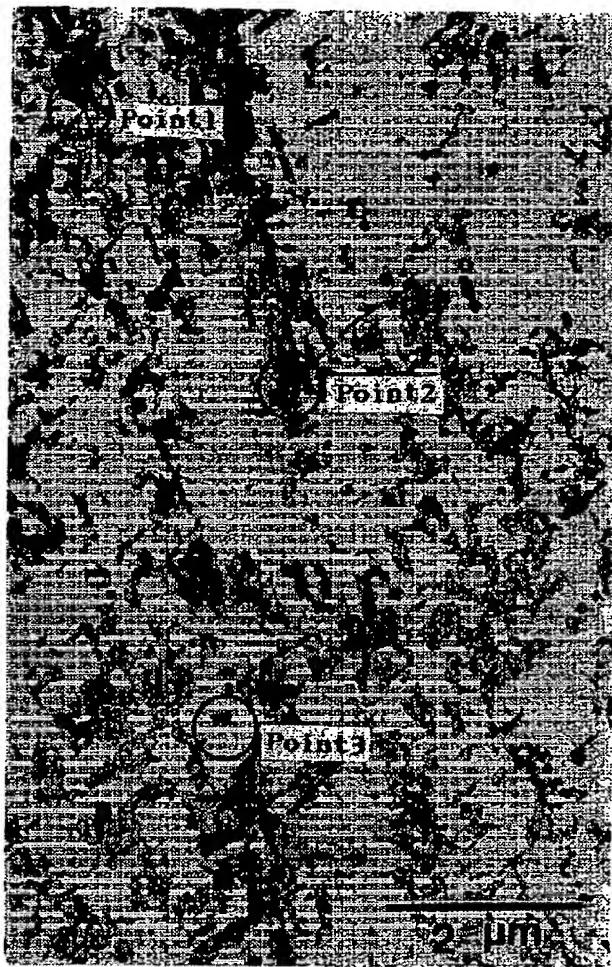
 $2\mu\text{m}$ 

(B)

 $2\mu\text{m}$

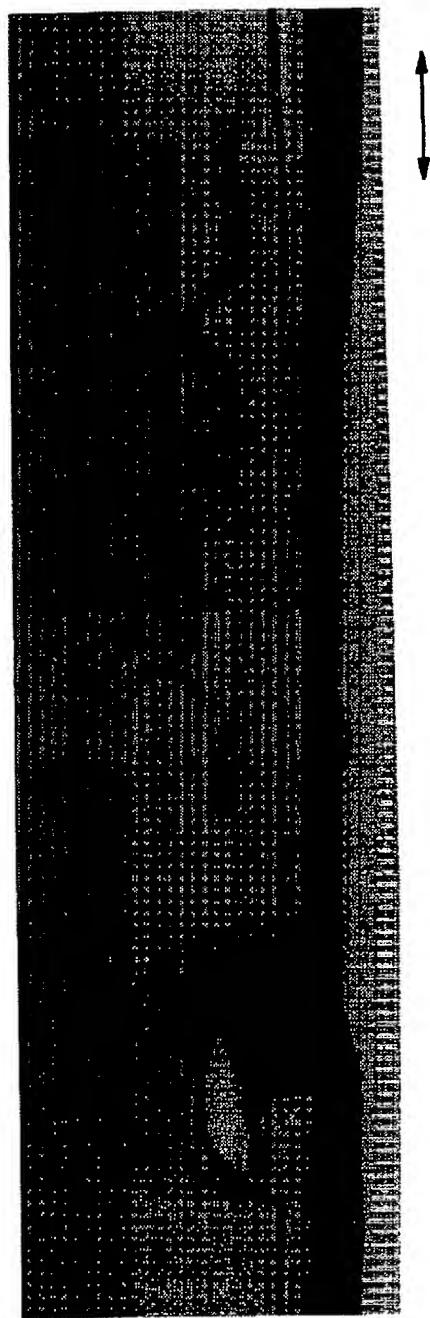
【図19】

図面代用写真



【図24】

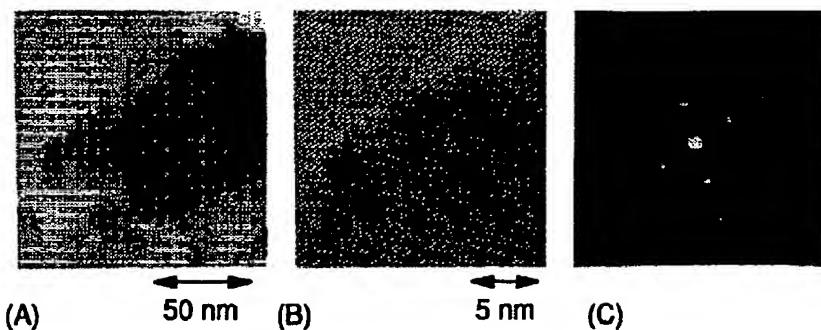
図面代用写真



【図20】

図面代用写真

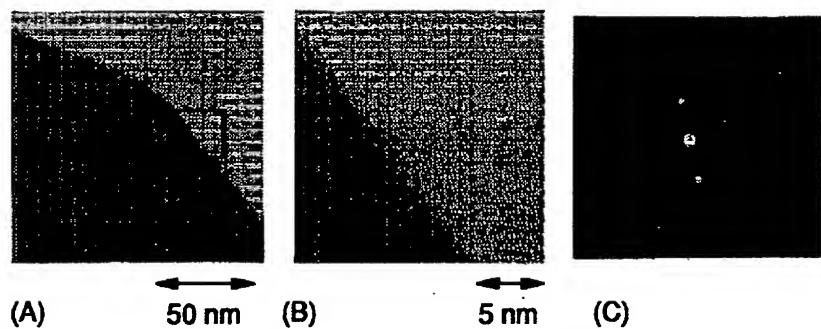
〈Point1〉



【図21】

図面代用写真

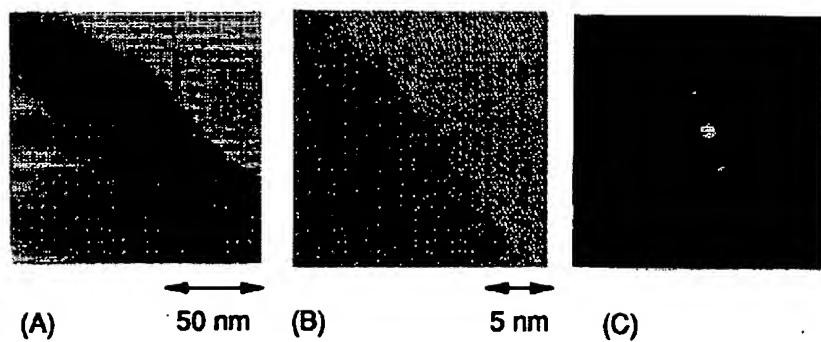
〈Point2〉



【図22】

図面代用写真

〈Point3〉



フロントページの続き

(72)発明者 宮永 昭治
神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72)発明者 尾形 靖
神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内